

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-003048

(43)Date of publication of application : 06.01.1999

(51)Int.Cl.

G09F 9/30

H05B 33/08

H05B 33/10

H05B 33/26

(21)Application number : 09-152309

(71)Applicant : CANON INC

(22)Date of filing : 10.06.1997

(72)Inventor : KURIBAYASHI MASAKI

TSUZUKI EIJU

UENO KAZUNORI

HASHIMOTO YUICHI

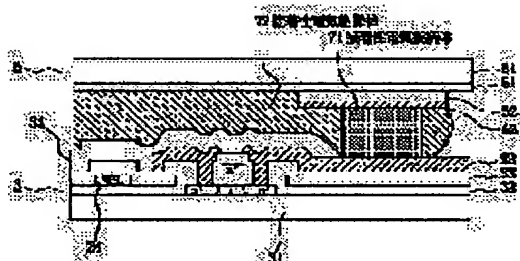
SENOO AKIHIRO

(54) ELECTROLUMINESCENT ELEMENT AND DEVICE AND THEIR PRODUCTION

(57)Abstract:

PROBLEM TO BE SOLVED: To realize the continuous light emission for long time by disposing oppositely a thin film transistor substrate and an electroluminescent substrate and connecting electrode pads and electrodes of one side of one pair of electrodes through adhesive electric connecting bodies.

SOLUTION: Relating to an electroluminescent body (EL) element a thin film transistor(TFT) substrate 3 and an EL substrate 6 are faced each other and the EL electrode pad 62 of the EL substrate 6 side and the drain electrode pad 22 of the TFT substrate side are oppositely disposed and electrical connection between both electrodes is performed with an adhesive electric connecting body 71. This adhesive electric connecting body 71 is obtained by using conductive adhesive in which conductive particles such as carbon particles, silver particles, copper particles and so forth are dispersedly incorporated in epoxy or phenolic thermal hardening adhesive and by coating it on the EL substrate 6 or the TFT substrate or on prescribed positions of both substrates and by drying it. Moreover, adhesive electric insulator 72 is provided at the outside part of the adhesive electric connecting body 71.



LEGAL STATUS

[Date of request for examination] 10.05.1999

[Date of sending the examiner's decision of rejection] 18.12.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(11)特許出願公開番号

(43)公開日 平成11年(1999)1月6日

33/26

最終頁に続く

【特許請求の範囲】

【請求項 1】 複数の行及び列に沿って配置した薄膜トランジスタ、行毎に、該行上の複数の薄膜トランジスタのゲートを共通に接続したゲート線、列毎に、該列上の複数の薄膜トランジスタのソースを共通に接続したソース線、薄膜トランジスタの各ドレイン毎に接続したドレイン電極パッド、及び該ドレイン電極パッドに接続したコンデンサを備えたトランジスタ基板、並びに複数の行及び列に沿って配置し、一対の電極及び該一対の電極間に配置したエレクトロ・ルミネセンス体を備えたエレクトロ・ルミネセンス基板を有し、ドレイン電極パッドとエレクトロ・ルミネセンス体とが対向する様に、薄膜トランジスタ基板とエレクトロ・ルミネセンス基板とを対向配置し、ドレイン電極パッドと一対の電極の一方の電極とを接着性電気接続体を通して接続してなるエレクトロ・ルミネセンス素子。

【請求項 2】 前記エレクトロ・ルミネセンス体は、青色、緑色及び赤色の三原色を発光する媒体を備えたことを特徴とする請求項 1 記載のエレクトロ・ルミネセンス素子。

【請求項 3】 前記エレクトロ・ルミネセンス体は、青色、緑色及び赤色の三原色を発光する有機物質媒体を備えたことを特徴とする請求項 1 記載のエレクトロ・ルミネセンス素子。

【請求項 4】 前記接着性電気接続体は、導電性粒子を接着剤中に分散含有させてなることを特徴とする請求項 1 記載のエレクトロ・ルミネセンス素子。

【請求項 5】 前記接着性電気接続体は、導電性粒子を接着剤中に分散含有させ、そしてシランカップリング剤を含有させてなることを特徴とする請求項 1 記載のエレクトロ・ルミネセンス素子。

【請求項 6】 前記接着性電気接続体の外周部に電気絶縁体を配置したことを特徴とする請求項 1 記載のエレクトロ・ルミネセンス素子。

【請求項 7】 前記接着性電気接続体の外周部に接着性電気絶縁体を配置したことを特徴とする請求項 1 記載のエレクトロ・ルミネセンス素子。

【請求項 8】 前記接着性電気接続体の外周部に着色体を含有した電気絶縁体を配置したことを特徴とする請求項 1 記載のエレクトロ・ルミネセンス素子。

【請求項 9】 前記接着性電気接続体の外周部に液体状電気絶縁体を配置したことを特徴とする請求項 1 記載のエレクトロ・ルミネセンス素子。

【請求項 10】 前記薄膜トランジスタは、ポリシリコン半導体層を有することを特徴とする請求項 1 記載のエレクトロ・ルミネセンス素子。

【請求項 11】 前記薄膜トランジスタは、アモルファスシリコン半導体又は微結晶シリコン半導体を有することを特徴とする請求項 1 記載のエレクトロ・ルミネセンス素子。

【請求項 12】 前記薄膜トランジスタは、結晶シリコン半導体を有することを特徴とする請求項 1 記載のエレクトロ・ルミネセンス素子。

【請求項 13】 前記エレクトロ・ルミネセンス体は、さむ一対の電極のうち、少なくとも一方の電極は、テクスチャ構造をもつ透明電極である請求項 1 記載のエレクトロ・ルミネセンス素子。

【請求項 14】 前記エレクトロ・ルミネセンス体は、さむ一対の電極のうち、少なくとも一方の電極は、テクスチャ構造をもつ ZnO 透明電極である請求項 1 記載のエレクトロ・ルミネセンス素子。

【請求項 15】 複数の行及び列に沿って配置した第 1 薄膜トランジスタ、行毎に、該行上の複数の第 1 薄膜トランジスタのゲートを共通に接続したゲート線、列毎に、該列上の複数の第 1 薄膜トランジスタのソースを共通に接続したソース線、第 1 薄膜トランジスタの各ドレイン毎に接続した第 2 薄膜トランジスタ、及び該第 2 薄膜トランジスタに接続したコンデンサを備え、該第 2 薄膜トランジスタのゲートを第 1 薄膜トランジスタのドレインに接続させ、該第 2 薄膜トランジスタの各ドレイン毎にドレイン電極パッドを接続させ、そして第 2 薄膜トランジスタのソースと該コンデンサの一方の電極とを接続させてなるトランジスタ基板、並びに複数の行及び列に沿って配置し、一対の電極及び該一対の電極間に配置したエレクトロ・ルミネセンス体を備えたエレクトロ・ルミネセンス基板を有し、ドレイン電極パッドとエレクトロ・ルミネセンス体とが対向する様に、薄膜トランジスタ基板とエレクトロ・ルミネセンス基板とを対向配置し、ドレイン電極パッドと一対の電極の一方の電極とを接着性電気接続体を通して接続してなるエレクトロ・ルミネセンス素子。

【請求項 16】 前記エレクトロ・ルミネセンス体は、青色、緑色及び赤色の三原色を発光する媒体を備えたことを特徴とする請求項 15 記載のエレクトロ・ルミネセンス素子。

【請求項 17】 前記エレクトロ・ルミネセンス体は、青色、緑色及び赤色の三原色を発光する有機物質媒体を備えたことを特徴とする請求項 15 記載のエレクトロ・ルミネセンス素子。

【請求項 18】 前記接着性電気接続体は、導電性粒子を接着剤中に分散含有させてなることを特徴とする請求項 15 記載のエレクトロ・ルミネセンス素子。

【請求項 19】 前記接着性電気接続体は、導電性粒子を接着剤中に分散含有させ、そしてシランカップリング剤を含有させてなることを特徴とする請求項 15 記載のエレクトロ・ルミネセンス素子。

【請求項 20】 前記接着性電気接続体の外周部に接着性電気絶縁体を配置したことを特徴とする請求項 15 記載のエレクトロ・ルミネセンス素子。

【請求項 21】 前記薄膜トランジスタは、ポリシリコ

ン半導体層を有することを特徴とする請求項 15 記載のエレクトロ・ルミネセンス素子。

【請求項 22】 前記薄膜トランジスタは、アモルファスシリコン半導体又は微結晶シリコン半導体を有することを特徴とする請求項 15 記載のエレクトロ・ルミネセンス素子。

【請求項 23】 前記薄膜トランジスタは、結晶シリコン半導体を有することを特徴とする請求項 15 記載のエレクトロ・ルミネセンス素子。

【請求項 24】 複数の行及び列に沿って配置した薄膜トランジスタ、行毎に、該行上の複数の薄膜トランジスタのゲートを共通に接続したゲート線、列毎に、該列上の複数の薄膜トランジスタのソースを共通に接続したソース線、薄膜トランジスタの各ドレイン毎に接続したドレイン電極パッド、及び該ドレイン電極パッドに接続したコンデンサを備えたトランジスタ基板を用意し、複数の行及び列に沿って配置し、一対の電極及び該一対の電極間に配置したエレクトロ・ルミネセンス体を備えたエレクトロ・ルミネセンス基板を用意し、トランジスタ基板のドレイン電極パッド及びエレクトロ・ルミネセンス体のうちの少なくとも一方に接着性電気接続体を配置し、ドレイン電極パッドとエレクトロ・ルミネセンス体とが対向する様に、薄膜トランジスタ基板とエレクトロ・ルミネセンス基板とを対向配置し、重ね合わせることを特徴とするエレクトロ・ルミネセンス素子の製造法。

【請求項 25】 前記エレクトロ・ルミネセンス体は、青色、緑色及び赤色の三原色を発光する媒体を備えたことを特徴とする請求項 24 記載のエレクトロ・ルミネセンス素子の製造法。

【請求項 26】 前記エレクトロ・ルミネセンス体は、青色、緑色及び赤色の三原色を発光する有機物質媒体を備えたことを特徴とする請求項 24 記載のエレクトロ・ルミネセンス素子の製造法。

【請求項 27】 前記接着性電気接続体は、導電性粒子を接着剤中に分散含有させてなることを特徴とする請求項 24 記載のエレクトロ・ルミネセンス素子の製造法。

【請求項 28】 前記接着性電気接続体は、導電性粒子を接着剤中に分散含有させ、そしてシランカップリング剤を含有させてなることを特徴とする請求項 27 記載のエレクトロ・ルミネセンス素子の製造法。

【請求項 29】 複数の行及び列に沿って配置した薄膜トランジスタ、行毎に、該行上の複数の薄膜トランジスタのゲートを共通に接続したゲート線、列毎に、該列上の複数の薄膜トランジスタのソースを共通に接続したソース線、薄膜トランジスタの各ドレイン毎に接続したドレイン電極パッド、及び該ドレイン電極パッドに接続したコンデンサを備えたトランジスタ基板を用意する工程、複数の行及び列に沿って配置し、一対の電極及び該一対の電極間に配置したエレクトロ・ルミネセンス体を備えたエレクトロ・ルミネセンス基板を用意する工程、

トランジスタ基板のドレイン電極パッド及びエレクトロ・ルミネセンス体のうちの少なくとも一方に接着性電気接続体を配置する工程、トランジスタ基板のドレイン電極パッド及びエレクトロ・ルミネセンス体のうちの少なくとも一方に接着性電気絶縁体を該接着性電気接続体の外周部となる位置に配置する工程、並びにドレイン電極パッドとエレクトロ・ルミネセンス体とが対向する様に、薄膜トランジスタ基板とエレクトロ・ルミネセンス基板とを対向配置し、重ね合わせる工程を有することを特徴とするエレクトロ・ルミネセンス素子の製造法。

【請求項 30】 複数の行及び列に沿って配置した薄膜トランジスタ、行毎に、該行上の複数の薄膜トランジスタのゲートを共通に接続したゲート線、列毎に、該列上の複数の薄膜トランジスタのソースを共通に接続したソース線、薄膜トランジスタの各ドレイン毎に接続したドレイン電極パッド、及び該ドレイン電極パッドに接続したコンデンサを備えたトランジスタ基板を用意する工程、複数の行及び列に沿って配置し、一対の電極及び該一対の電極間に配置したエレクトロ・ルミネセンス体を備えたエレクトロ・ルミネセンス基板を用意する工程、トランジスタ基板のドレイン電極パッド及びエレクトロ・ルミネセンス体のうちの少なくとも一方に接着性電気接続体を配置する工程、トランジスタ基板のドレイン電極パッド及びエレクトロ・ルミネセンス体のうちの少なくとも一方に接着性電気絶縁体を該接着性電気接続体の外周部となる位置に配置する工程、ドレイン電極パッドとエレクトロ・ルミネセンス体とが対向する様に、薄膜トランジスタ基板とエレクトロ・ルミネセンス基板とを対向配置し、重ね合わせる工程、並びに薄膜トランジスタ基板とエレクトロ・ルミネセンス基板との間を真空排気し、接着性電気接続体及び接着性静電気絶縁体を加熱硬化させる工程を有することを特徴とするエレクトロ・ルミネセンス素子の製造法。

【請求項 31】 複数の行及び列に沿って配置した第 1 スイッチング素子、行毎に、行上の複数の第 1 スイッチング素子の第 1 端子を共通に接続した第 1 配線、列毎に、列上の複数の第 1 スイッチング素子の第 2 端子を共通に接続した第 2 配線、第 1 スイッチング素子の各第 3 端子毎に接続した一方の電極、他方の電極及び一方と他方との電極間に設けたエレクトロ・ルミネセンス体を有するエレクトロ・ルミネセンス要素、各第 3 端子毎に接続したコンデンサ、エレクトロ・ルミネセンス要素の一方の電極と第 1 スイッチング素子の第 3 端子間に設けた第 2 スイッチング素子、エレクトロ・ルミネセンス要素の一方の電極に接続した第 3 配線、該第 3 配線中に設けた第 3 スイッチング素子、並びに、所定行の第 1 配線に第 1 スイッチング素子をオンとするための第 1 オン信号パルスを印加し、他行の第 1 配線に第 1 スイッチング素子をオフとするための第 1 オフ信号パルスを印加し、第 1 オン信号パルスに同期させて第 2 配線に情報に応じた

順バイアスの情報信号パルスを印加し、前記所定行のための第 1 オンパルス印加時、その前で、又はその後で第 2 スwitchング素子をオンとするための第 2 オン信号パルスを第 2 スwitchング素子の制御線に所定期間にわたって印加し、これによって、該行上の各エレクトロ・ルミネセンス体への書込みを作動させ、そして、該所定期間後に第 2 スwitchング素子をオフとするための第 2 オフ信号パルスを該制御線に印加し、該第 2 オフ信号パルス印加時、その前で、又はその後で第 3 スwitchング素子をオンとするための第 3 オン信号パルスを第 3 スwitchング素子の制御線に印加し、これによって、前記第 3 配線とエレクトロ・ルミネセンス要素の他方の電極との間で逆バイアス電圧が印加される様に設定していた逆バイアス印加手段を作動させる駆動手段を有するエレクトロ・ルミネセンス装置。

【請求項 3 2】 前記エレクトロ・ルミネセンス体は、青色、緑色及び赤色の三原色を発光する媒体を備えたことを特徴とする請求項 3 1 記載のエレクトロ・ルミネセンス装置。

【請求項 3 3】 前記エレクトロ・ルミネセンス体は、青色、緑色及び赤色の三原色を発光する有機物質媒体を備えたことを特徴とする請求項 3 1 記載のエレクトロ・ルミネセンス装置。

【請求項 3 4】 前記第 1、第 2 及び第 3 スwitchング素子は、薄膜トランジスタであることを特徴とする請求項 3 1 記載のエレクトロ・ルミネセンス装置。

【請求項 3 5】 前記第 1、第 2 及び第 3 スwitchング素子は、薄膜トランジスタで、前記第 1 端子は、ゲート端子で、前記第 2 端子はソース端子で、前記第 3 端子はドレイン端子であることを特徴とする請求項 3 1 記載のエレクトロ・ルミネセンス装置。

【請求項 3 6】 前記所定期間は、一垂直走査期間の $1/4 \sim 3/4$ の期間である請求項 3 1 記載のエレクトロ・ルミネセンス装置。

【請求項 3 7】 前記所定期間は、一垂直走査期間の $1/3 \sim 2/3$ の期間である請求項 3 1 記載のエレクトロ・ルミネセンス装置。

【請求項 3 8】 前記所定期間は、一垂直走査期間の約 $1/2$ の期間である請求項 3 1 記載のエレクトロ・ルミネセンス装置。

【請求項 3 9】 前記所定期間は、一フレーム期間又は一フィールド期間の $1/4 \sim 3/4$ の期間である請求項 3 1 記載のエレクトロ・ルミネセンス装置。

【請求項 4 0】 前記所定期間は、一フレーム期間又は一フィールド期間の $1/3 \sim 2/3$ の期間である請求項 3 1 記載のエレクトロ・ルミネセンス装置。

【請求項 4 1】 前記所定期間は、一フレーム期間又は一フィールド期間の約 $1/2$ の期間である請求項 3 1 記載のエレクトロ・ルミネセンス装置。

【請求項 4 2】 前記順バイアス電圧と逆バイアス電圧

との時間平均電圧は、約零に設定されている請求項 3 1 記載のエレクトロ・ルミネセンス装置。

【請求項 4 3】 複数の行及び列に沿って配置した第 1 薄膜トランジスタ、行毎に、行上の複数の第 1 薄膜トランジスタのゲートを共通に接続した第 1 配線、列毎に、列上の複数の第 1 薄膜トランジスタのソースを共通に接続した第 2 配線、第 1 薄膜トランジスタの各ドレイン毎に接続した一方の電極、他方の電極及び一方と他方との電極間に設けたエレクトロ・ルミネセンス体を有するエレクトロ・ルミネセンス要素、該ドレインと該エレクトロ・ルミネセンス要素の一方の電極との間に設けられ、ゲートで接続した第 2 薄膜トランジスタ、各ドレイン毎に接続したコンデンサ、エレクトロ・ルミネセンス要素の一方の電極と第 2 薄膜トランジスタのドレイン端子との間に設けた第 1 スwitchング素子、エレクトロ・ルミネセンス要素の一方の電極に接続した第 3 配線、該第 3 配線中に設けた第 2 スwitchング素子、並びに、所定行の第 1 配線に第 1 薄膜トランジスタをオンとするための第 1 オン信号パルスを印加し、他行の第 1 配線に第 1 薄膜トランジスタをオフとするための第 1 オフ信号パルスを印加し、第 1 オン信号パルスに同期させて第 2 配線に情報に応じた順バイアスの情報信号パルスを印加し、前記所定行のための第 1 オン信号パルス印加時、その前で、又はその後で第 1 スwitchング素子をオンとするための第 2 オン信号パルスを第 1 スwitchング素子の制御線に所定期間にわたって印加し、これによって、該行上の各エレクトロ・ルミネセンス体への書込みを作動させ、そして、該所定期間後に第 1 スwitchング素子をオフとするための第 2 オフ信号パルスを該制御線に印加し、該第 2 オフ信号パルス印加時、その前で、又はその後で第 2 スwitchング素子をオンとするための第 3 オン信号パルスを第 3 スwitchング素子の制御線に印加し、これによって、前記第 3 配線とエレクトロ・ルミネセンス要素の他方の電極との間で逆バイアス電圧が印加される様に設定していた逆バイアス印加手段を作動させる駆動手段を有するエレクトロ・ルミネセンス装置。

【請求項 4 4】 前記エレクトロ・ルミネセンス体は、青色、緑色及び赤色の三原色を発光する媒体を備えたことを特徴とする請求項 4 3 記載のエレクトロ・ルミネセンス装置。

【請求項 4 5】 前記エレクトロ・ルミネセンス体は、青色、緑色及び赤色の三原色を発光する有機物質媒体を備えたことを特徴とする請求項 4 3 記載のエレクトロ・ルミネセンス装置。

【請求項 4 6】 前記第 1 及び第 2 スwitchング素子は、薄膜トランジスタであることを特徴とする請求項 4 3 記載のエレクトロ・ルミネセンス装置。

【請求項 4 7】 前記第 2 薄膜トランジスタのソースと前記コンデンサの一方の電極とは、同一電圧に設定されている請求項 4 3 記載のエレクトロ・ルミネセンス装

10

20

30

40

50

置。

【請求項48】 前記第2薄膜トランジスタのソースと前記コンデンサの一方の電極とは、第4配線で接続され、該第4配線に電圧を印加する手段を有している請求項43記載のエレクトロ・ルミネセンス装置。

【請求項49】 前記所定期間は、一垂直走査期間の1/4～3/4の期間である請求項43記載のエレクトロ・ルミネセンス装置。

【請求項50】 前記所定期間は、一垂直走査期間の1/3～2/3の期間である請求項43記載のエレクトロ・ルミネセンス装置。

【請求項51】 前記所定期間は、一垂直走査期間の約1/2の期間である請求項40記載のエレクトロ・ルミネセンス装置。

【請求項52】 前記所定期間は、一フレーム期間又は一フィールド期間の1/4～3/4の期間である請求項43記載のエレクトロ・ルミネセンス装置。

【請求項53】 前記所定期間は、一フレーム期間又は一フィールド期間の1/3～2/3の期間である請求項43記載のエレクトロ・ルミネセンス装置。

【請求項54】 前記所定期間は、一フレーム期間又は一フィールド期間の約1/2の期間である請求項43記載のエレクトロ・ルミネセンス装置。

【請求項55】 前記順バイアス電圧と逆バイアス電圧との時間平均電圧は、約零に設定されている請求項43記載のエレクトロ・ルミネセンス装置。

【請求項56】 複数の行及び列に沿って配置したスイッチング素子、行毎に、行上の複数のスイッチング素子の第1端子を共通に接続した第1配線、列毎に、列上の複数のスイッチング素子の第2端子を共通に接続した第2配線、及びスイッチング素子の各第3端子毎に接続した一方の電極、他方の電極及び一方と他方との電極間に設けたエレクトロ・ルミネセンス体を有するエレクトロ・ルミネセンス要素、並びに前記複数の行のうち少なくとも1つの行を選択する走査選択パルスを、その選択された行に対応する第1配線に印加し、走査選択信号に同期させて第2配線に情報に応じ、エレクトロ・ルミネセンス体に対して順バイアス状態を生じさせる情報信号パルスを、第2配線毎に印加し、前記選択された行に対応する第1配線への次の走査選択信号又は、その後の走査選択信号の印加の開始前で、エレクトロ・ルミネセンス体に対して逆バイアス状態を生じさせるバイアス電圧を、第3配線を通して、該エレクトロ・ルミネセンス体に印加する駆動手段を有するエレクトロ・ルミネセンス装置。

【請求項57】 前記第3端子は、コンデンサを接続させている請求項56記載のエレクトロ・ルミネセンス装置。

【請求項58】 前記順バイアスと逆バイアスとの時間平均電圧は、約零に設定されている請求項56記載のエ

レクトロ・ルミネセンス装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表示装置、発光光源又は電子写真プリンタのプリンタ・ヘッドに適用可能なエレクトロ・ルミネセンス素子及び装置、並びにその製造法に関する。特に、本発明は、大画面のフルカラー表示に適した有機エレクトロ・ルミネセンス体を用いた素子及び装置、並びにその製造法に関する。

【0002】

【従来の技術】有機エレクトロ・ルミネセンス体として、例えば特開平6-256759号公報、特開平6-136360号公報、特開平6-188074号公報、特開平6-192654号公報や特開平8-41452号公報に開示されたものが知られている。

【0003】また、これらの有機エレクトロ・ルミネセンス体は、例えば特開平8-241048号公報に記載の薄膜トランジスタによって駆動することが知られている。

20 【0004】

【発明が解決しようとする課題】しかしながら、有機エレクトロ・ルミネセンス体を薄膜トランジスタによって駆動するために、薄膜トランジスタのドレイン電極パッド毎に有機エレクトロ・ルミネセンス体を設けることを必要とし、特にフルカラー表示の場合には、青色、緑色及び赤色の三原色をエレクトロ・ルミネセンス発光させる3種のエレクトロ・ルミネセンス体を薄膜トランジスタ基板上で、パターンニング形成することが必要であったが、薄膜トランジスタ表面は、エレクトロ・ルミネセンス体薄膜と比較し、大きい凹凸面を形成しているため、エレクトロ・ルミネセンス体薄膜を高精細・高密度でパターンニングするのが困難であり、更に薄膜トランジスタ基板上にトランジスタとエレクトロ・ルミネセンス体との2種の機能素子を集中させたことに基づく低レベルの生産性に問題点を持っていた。

30

【0005】また、有機エレクトロ・ルミネセンス体は、長時間の直流電圧の印加によって、連続発光時間が短縮される問題点を生じていた。特に、特開平8-241048号公報等を開示の薄膜トランジスタによって駆動する場合には、有機エレクトロ・ルミネセンス体に直流電圧が印加され続けてしまい、有機エレクトロ・ルミネセンス体の劣化を早めてしまう問題点を生じていた。

40

【0006】本発明の目的は、上記問題点を解決する大画面のフルカラー表示に適した有機エレクトロ・ルミネセンス体を用いた素子及びその製造法を提供することにある。

【0007】また、本発明の目的は、長時間の連続発光を可能にしたエレクトロ・ルミネセンス装置を提供することにある。

50 【0008】

【課題を解決するための手段】本発明は、第1に、複数の行及び列に沿って配置した薄膜トランジスタ、行毎に、該行上の複数の薄膜トランジスタのゲートを共通に接続したゲート線、列毎に、該列上の複数の薄膜トランジスタのソースを共通に接続したソース線、薄膜トランジスタの各ドレイン毎に接続したドレイン電極パッド、及び該ドレイン電極パッドに接続したコンデンサを備えたトランジスタ基板、並びに複数の行及び列に沿って配置し、一対の電極及び該一対の電極間に配置したエレクトロ・ルミネセンス体を備えたエレクトロ・ルミネセンス基板を有し、ドレイン電極パッドとエレクトロ・ルミネセンス体とが対向する様に、薄膜トランジスタ基板とエレクトロ・ルミネセンス基板とを対向配置し、ドレイン電極パッドと一対の電極の一方の電極とを接着性電気接続体を通して接続してなるエレクトロ・ルミネセンス素子に、第1の特徴を有し、第2に、複数の行及び列に沿って配置した第1薄膜トランジスタ、行毎に、該行上の複数の第1薄膜トランジスタのゲートを共通に接続したゲート線、列毎に、該列上の複数の第1薄膜トランジスタのソースを共通に接続したソース線、第1薄膜トランジスタの各ドレイン毎に接続した第2薄膜トランジスタ、及び該第2薄膜トランジスタに接続したコンデンサを備え、該第2薄膜トランジスタのゲートを第1薄膜トランジスタのドレインに接続させ、該第2薄膜トランジスタの各ドレイン毎にドレイン電極パッドを接続させ、そして第2薄膜トランジスタのソースと該コンデンサの一方の電極とを接続させてなるトランジスタ基板、並びに複数の行及び列に沿って配置し、一対の電極及び該一対の電極間に配置したエレクトロ・ルミネセンス体を備えたエレクトロ・ルミネセンス基板を有し、ドレイン電極パッドとエレクトロ・ルミネセンス体とが対向する様に、薄膜トランジスタ基板とエレクトロ・ルミネセンス基板とを配向配置し、ドレイン電極パッドと一対の電極の一方の電極とを接着性電気接続体を通して接続してなるエレクトロ・ルミネセンス素子に、第2の特徴を有し、第3に、複数の行及び列に沿って配置した薄膜トランジスタ、行毎に、該行上の複数の薄膜トランジスタのゲートを共通に接続したゲート線、列毎に、該列上の複数の薄膜トランジスタのソースを共通に接続したソース線、薄膜トランジスタの各ドレイン毎に接続したドレイン電極パッド、及び該ドレイン電極パッドに接続したコンデンサを備えたトランジスタ基板を用意し、複数の行及び列に沿って配置し、一対の電極及び該一対の電極間に配置したエレクトロ・ルミネセンス体を備えたエレクトロ・ルミネセンス基板を用意し、トランジスタ基板のドレイン電極パッド及びエレクトロ・ルミネセンス体のうち少なくとも一方に接着性電気接続体を配置し、ドレイン電極パッドとエレクトロ・ルミネセンス体とが対向する様に、薄膜トランジスタ基板とエレクトロ・ルミネセンス基板とを対向配置し、重ね合わせるエレクトロ・ル

ミネセンス素子の製造法に、第3の特徴を有し、第4に、複数の行及び列に沿って配置した薄膜トランジスタ、行毎に、該行上の複数の薄膜トランジスタのゲートを共通に接続したゲート線、列毎に、該列上の複数の薄膜トランジスタのソースを共通に接続したソース線、薄膜トランジスタの各ドレイン毎に接続したドレイン電極パッド、及び該ドレイン電極パッドに接続したコンデンサを備えたトランジスタ基板を用意する工程、複数の行及び列に沿って配置し、一対の電極及び該一対の電極間に配置したエレクトロ・ルミネセンス体を備えたエレクトロ・ルミネセンス基板を用意する工程、トランジスタ基板のドレイン電極パッド及びエレクトロ・ルミネセンス体のうち少なくとも一方に接着性電気接続体を配置する工程、トランジスタ基板のドレイン電極パッド及びエレクトロ・ルミネセンス体のうち少なくとも一方に接着性電気絶縁体を該接着性電気接続体の外周部となる位置に配置する工程、並びにドレイン電極パッドとエレクトロ・ルミネセンス体とが対向する様に、薄膜トランジスタ基板とエレクトロ・ルミネセンス基板とを対向配置し、重ね合わせる工程を有するエレクトロ・ルミネセンス素子の製造法に、第4の特徴を有し、第5に、複数の行及び列に沿って配置した薄膜トランジスタ、行毎に、該行上の複数の薄膜トランジスタのゲートを共通に接続したゲート線、列毎に、該列上の複数の薄膜トランジスタのソースを共通に接続したソース線、薄膜トランジスタの各ドレイン毎に接続したドレイン電極パッド、及び該ドレイン電極パッドに接続したコンデンサを備えたトランジスタ基板を用意する工程、複数の行及び列に沿って配置し、一対の電極及び該一対の電極間に配置したエレクトロ・ルミネセンス体を備えたエレクトロ・ルミネセンス基板を用意する工程、トランジスタ基板のドレイン電極パッド及びエレクトロ・ルミネセンス体のうち少なくとも一方に接着性電気接続体を配置する工程、トランジスタ基板のドレイン電極パッド及びエレクトロ・ルミネセンス体のうち少なくとも一方に接着性電気絶縁体を該接着性電気接続体の外周部となる位置に配置する工程、ドレイン電極パッドとエレクトロ・ルミネセンス体とが対向する様に、薄膜トランジスタ基板とエレクトロ・ルミネセンス基板とを対向配置し、重ね合わせる工程、並びに薄膜トランジスタ基板とエレクトロ・ルミネセンス基板との間を真空排気し、接着性電気接続体及び接着性静電気絶縁体を加熱硬化させる工程を有するエレクトロ・ルミネセンス素子の製造法に、第5の特徴を有し、第6に、複数の行及び列に沿って配置した第1スイッチング素子、行毎に、行上の複数の第1スイッチング素子の第1端子を共通に接続した第1配線、列毎に、列上の複数の第1スイッチング素子の第2端子を共通に接続した第2配線、第1スイッチング素子の各第3端子毎に接続した一方の電極、他方の電極及び一方と他方との電極間に設けたエレクトロ・ルミネセンス体を有するエ

レクトロ・ルミネセンス要素、各第3端子毎に接続したコンデンサ、エレクトロ・ルミネセンス要素の一方の電極と第1スイッチング素子の第3端子間に設けた第2スイッチング素子、エレクトロ・ルミネセンス要素の一方の電極に接続した第3配線、該第3配線中に設けた第3スイッチング素子、並びに、所定行の第1配線に第1スイッチング素子をオンとするための第1オン信号パルス印加し、他行の第1配線に第1スイッチング素子をオフとするための第1オフ信号パルスを印加し、第1オン信号パルスに同期させて第2配線に情報に応じた順バイアスの情報信号パルスを印加し、前記所定行のための第1オン信号パルス印加時、その前で、又はその後で第2スイッチング素子をオンとするための第2オン信号パルスを第2スイッチング素子の制御線に所定期間にわたって印加し、これによって、該行上の各エレクトロ・ルミネセンス体への書き込みを作動させ、そして、該所定期間後に第2スイッチング素子をオフとするための第2オフ信号パルスを該制御線に印加し、該第2オフ信号パルス印加時、その前で、又はその後で第3スイッチング素子をオンとするための第3オン信号パルスを第3スイッチング素子の制御線に印加し、これによって、前記第3配線とエレクトロ・ルミネセンス要素の他方の電極との間で逆バイアス電圧が印加される様に設定する逆バイアス印加手段を作動させる駆動手段を有するエレクトロ・ルミネセンス装置に、第6の特徴を有し、第7に、複数の行及び列に沿って配置した第1薄膜トランジスタ、行毎に、行上の複数の第1薄膜トランジスタのゲートを共通に接続した第1配線、列毎に、列上の複数の第1薄膜トランジスタのソースを共通に接続した第2配線、第1薄膜トランジスタの各ドレイン毎に接続した一方の電極、他方の電極及び一方と他方との電極間に設けたエレクトロ・ルミネセンス体を有するエレクトロ・ルミネセンス要素、該ドレインと該エレクトロ・ルミネセンス要素の一方の電極との間に設けられ、ゲートで接続した第2薄膜トランジスタ、各ドレイン毎に接続したコンデンサ、エレクトロ・ルミネセンス要素の一方の電極と第2薄膜トランジスタのドレイン端子との間に設けた第1スイッチング素子、エレクトロ・ルミネセンス要素の一方の電極に接続した第3配線、該第3配線中に設けた第2スイッチング素子、並びに、所定行の第1配線に第1薄膜トランジスタをオンとするための第1オン信号パルスを印加し、他行の第1配線に第1薄膜トランジスタをオフとするための第1オフ信号パルスを印加し、第1オン信号パルスに同期させて第2配線に情報に応じた順バイアスの情報信号パルスを印加し、前記所定行のための第1オン信号パルス印加時、その前で、又はその後で第1スイッチング素子をオンとするための第2オン信号パルスを第1スイッチング素子の制御線に所定期間にわたって印加し、これによって、該行上の各エレクトロ・ルミネセンス体への書き込みを作動させ、そして、該所定期間後に

第1スイッチング素子をオフとするための第2オフ信号パルスを該制御線に印加し、該第2オフ信号パルス印加時、その前で、又はその後で第2スイッチング素子をオンとするための第3オン信号パルスを第3スイッチング素子の制御線に印加し、これによって、前記第3配線とエレクトロ・ルミネセンス要素の他方の電極との間で逆バイアス電圧が印加される様に設定する逆バイアス印加手段を作動させる駆動手段を有するエレクトロ・ルミネセンス装置に、第7の特徴を有し、第8に、複数の行及び列に沿って配置したスイッチング素子、行毎に、行上の複数のスイッチング素子の第1端子を共通に接続した第1配線、列毎に、列上の複数のスイッチング素子の第2端子を共通に接続した第2配線、及びスイッチング素子の各第3端子毎に接続した一方の電極、他方の電極及び一方と他方との電極間に設けたエレクトロ・ルミネセンス体を有するエレクトロ・ルミネセンス要素、並びに前記複数の行のうち少なくとも1つの行を選択する走査選択パルスを、その選択された行に対応する第1配線に印加し、走査選択信号に同期させて第2配線に情報に応じ、エレクトロ・ルミネセンス体に対して順バイアス状態を生じさせる情報信号パルスを、第2配線毎に印加し、前記選択された行に対応する第1配線への次の走査選択信号又は、その後の走査選択信号の印加の開始前で、エレクトロ・ルミネセンス体に対して逆バイアス状態を生じさせるバイアス電圧を、第3配線を通して、該エレクトロ・ルミネセンス体に印加する駆動手段を有するエレクトロ・ルミネセンス装置に、第8の特徴を有する。

【0009】前記エレクトロクロミック体としては、青色、緑色及び赤色の三原色を発光する媒体であって、有機エレクトロ・ルミネセンス体が好ましい。

【0010】前記接着性電気接続体としては、導電性粒子を接着剤中に分散含有させ、特にシランカップリング剤を含有させたものが好ましい。

【0011】前記接着性電気接続体の外周部には、接着性電気絶縁体を配置した接着構造を採用するのが好ましい。

【0012】前記薄膜トランジスタは、ポリシリコン半導体、結晶シリコン半導体、微結晶シリコン半導体又はアモルファスシリコン半導体を用いるのが好ましい。

【0013】前記エレクトロ・ルミネセンス体をはさむ一対の電極のうち、少なくとも一方の電極は、テクスチャ構造をもつZnO透明電極であるのが好ましい。

【0014】本発明の第6、第7及び第8の特徴によれば、アクティブマトリクス駆動において、エレクトロ・ルミネセンス要素に交流電圧を印加することを可能とし、これによって、特に、有機エレクトロ・ルミネセンス体の長期間にわたる連続発光時間を大幅に延長させることができた。

【0015】本発明で用いた所定期間は、一垂直走査期

間（一フレーム期間又は一フィールド期間）の $1/4 \sim 3/4$ の期間、好ましくは $1/3 \sim 2/3$ の期間、特に最適には、約 $1/2$ の期間である。

【0016】本発明で用いた順バイアス電圧と逆バイアス電圧との時間平均電圧は、約零に設定されているの好ましい。

【0017】

【発明の実施の形態】本発明を図面に沿って説明する。以下、上記薄膜トランジスタを「TFT」と記載し、上記エレクトロ・ルミネセンス体を「EL」と記憶する。

【0018】図1は能動マトリックス4端子TFT-EL素子の概略図を示す。各画素の素子は2つのTFTと記憶コンデンサとEL素子とを含む。4端子方式の主な特徴はEL励起信号からのアドレッシング信号を分離する能力である。EL素子は論理TFT（T1）を介して選択され、EL素子に対する励起電力は電力TFT（T2）により制御される。記憶コンデンサはそれがいったん選択されたアドレスされたEL素子に励起電力を留めることを可能にする。斯くして回路はEL素子がアドレッシングに対して割り当てられた時間を無視して100%に近いデューティサイクルで動作することを許容する。

【0019】ゲートライン Y_j 、 Y_{j+1} は、好ましくは640本、1120本などの様に多数本数配線し、順次ゲートパルスが印加される。ゲートパルスは、インターレース走査またはノン・インターレース走査の何れであってもよい。

【0020】ソース・ライン X_j 、 X_{j+1} 、 X_{j+2} は、好ましくは840本、1280本などの様に多数本数配線し、ゲートパルスと同期させて、映像データに応じて設定した電圧の情報信号パルスが印加される。

【0021】図中のRELは赤色発光EL、GELは緑色発光EL、BELは青色発光ELで、ソースライン X_j には赤色の情報信号パルス、 X_{j+1} には緑色情報パルス、 X_{j+2} には赤色情報パルスが印加される。これによってフルカラー表示が行なわれる。

【0022】図2は、本発明のTFT基板3の代表例を示す平面図である。TFT1は図1のT1に対応し、TFT2は図1のT2に対応し、コンデンサ21は図1のCsに対応し、ドレイン電極パッド22は図1の各EL毎のT2のドレイン接続電極に対応している。

【0023】図3は、図2のA-A'断面図である。図4は、図2のB-B'断面図である。

【0024】本発明で用いたTFT1及びTFT2としては、ソースバス24を n^+ ポリシリコンに接続し、ドレインを n^+ ポリシリコンに接続し、I型ポリシリコン膜をはさんで配置したゲート絶縁膜にPECVD（プラズマ増強CVD）- SiO_2 膜32を配置し、ゲートバスを n^+ ポリシリコンに接続したトランジスタ構造を採用した。

【0025】本発明は、上述したトランジスタ構造に限

定されることなく、アモルファスシリコンや微結晶シリコン半導体を用いたスタガー構造又はコプレーナ構造の何れをも適用することができる。

【0026】また、本発明は、結晶シリコンを用いたSOI（シリコン・オン・インシュレータ）構造のMOSトランジスタに適用することができる。

【0027】コンデンサCsは、図4の一对のコンデンサ電極41と42及び該一对のコンデンサ電極間に設けた SiO_2 膜33によって形成される。コンデンサ電極は、A1等によって成膜され、グランドバス25と接続配線され、コンデンサ電極42は n^+ ポリシリコン膜によって成膜され、TFT2のドレインに接続される。

【0028】ゲートバス23及びソースバス24は、クロム/アルミ積層配線が好ましく用いられる。

【0029】パシベーション34としては、プラズマCVDによってチッ化シリコン膜が適している。

【0030】ドレイン電極パッド22としては、反射性能を持たせるために、アルミニウム、銀などの金属膜を用いることができるが、ITOやZnOの様な透明導電膜であってもよい。

【0031】図5は、本発明で用いたEL基板6の平面図で、図6のは、図5のC-C'断面図である。

【0032】EL基板6は、ガラス基板61、ガラス基板61上に設けた一对の電極である透明電極51と反射面を形成するアルミニウムなどのEL電極パッド62及び該一对の電極間に設けたELによって構成される。

【0033】EL52としては、有機ELが好ましく、特にREL、GEL及びBELを構成するものが配置される。

【0034】具体的なREL、GEL及びBELを下記に列挙するが、本発明はこれらに限定されるものではなく、また有機ELの代わりに無機ELを適用することもできる。

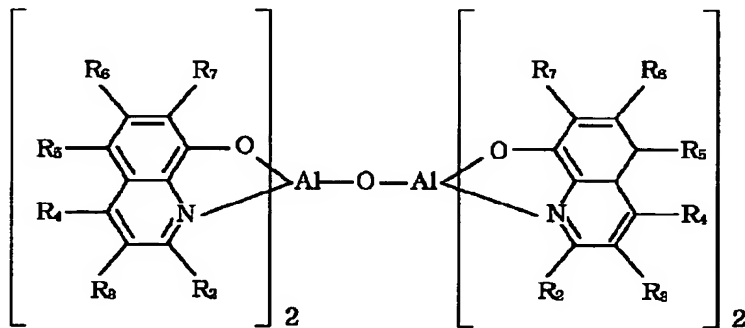
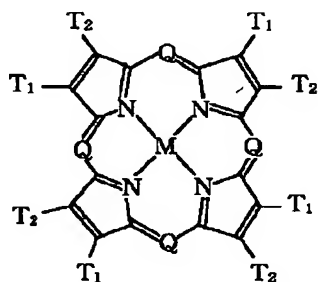
【0035】本発明の有機ELでの材料は、ScozzafavaのEPA349, 265 (1990); Tangのアメリカ特許第4, 356, 429号; Van Slyke等のアメリカ特許第4, 539, 507号; Van Slyke等のアメリカ特許第4, 720, 432; Tang等のアメリカ特許第4, 769, 292号; Tang等のアメリカ特許第4, 885, 211号; Perry等のアメリカ特許第4, 950, 950; Littman等のアメリカ特許第5, 059, 861号; Van Slykeのアメリカ特許第5, 047, 687号; Scozzafava等のアメリカ特許第5, 073, 446号; Van Slyke等のアメリカ特許第5, 059, 862号; Van Slyke等のアメリカ特許第5, 061, 617号; Van Slykeのアメリカ特許第5, 151, 629号; Tang等のアメリカ特許第5, 294, 869号; Tang等のアメリカ特許第5, 294, 870号)に開示のものを

用いることができる。EL層は陽極と接触する有機ホール注入及び移動帯と、有機ホール注入及び移動帯と接合を形成する電子注入及び移動帯とからなる。ホール注入及び移動帯は単一の材料又は複数の材料から形成され、陽極及び、ホール注入層と電子注入及び移動帯の間に介装される連続的なホール移動層と接触するホール注入層からなる。同様に電子注入及び移動帯は単一材料又は複数の材料から形成され、陽極及び、電子注入層とホール注入及び移動帯の間に介装される連続的な電子移動層と接触する電子注入層からなる。ホールと電子の再結合とルミネセンスは電子注入及び移動帯とホール注入及び移動帯の接合に隣接する電子注入及び移動帯内で発生する。有機EL層を形成する化合物は典型的には蒸着により堆積されるが、他の従来技術によりまた堆積される。

【0036】好ましい実施例ではホール注入層からなる有機材料は以下のような一般的な式を有する：

【0037】

【外1】



【0043】ここで $R_2 - R_7$ は置き換え可能性を表す。他の好ましい実施例では金属オキシノイド化合物は以下の式を有する：

*【0038】ここで：QはN又はC-R

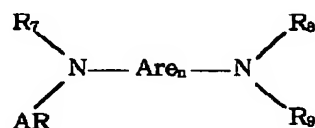
Mは金属、金属酸化物、又は金属ハロゲン化物

T1、T2は水素を表すか又はアルキル又はハロゲンのような置換器を含む不飽和六員環を共に満たす。好ましいアルキル部分は約1から6の炭素原子を含む一方でフェニルは好ましいアリル部分を構成する。

【0039】好ましい実施例ではホール移動層は芳香族第三アミンである。芳香族第三アミンの好ましいサブクラスは以下の式を有するテトラアリルジアミンを含む：

【0040】

【外2】



【0041】ここでAreはアリレン群であり、nは1から4の整数であり、Ar、R7、R8、R9はそれぞれ選択されたアリル群である。好ましい実施例ではルミネセンス、電子注入及び移動帯は金属オキシノイド (oxinoid) 化合物を含む。金属オキシノイド化合物の好ましい例は以下の一般的な式を有する：

【0042】

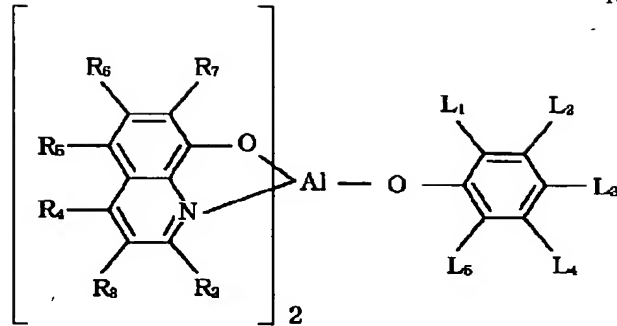
【外3】

40 【0044】

【外4】

17

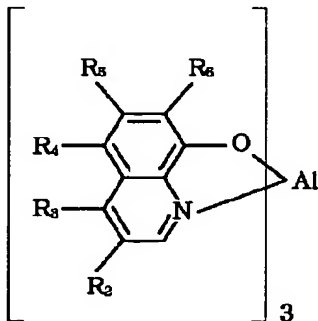
18



【0045】ここで $R_2 - R_7$ は上記で定義されたものであり、 $L_1 - L_5$ は集中的に12又はより少ない炭素原子を含み、それぞれ別々に1から12の炭素原子の水素又は炭水化物群を表し、 L_1 、 L_2 は共に、又は L_2 、 L_3 は共に連合されたベンゾ環を形成しうる。他の好ましい実施例では金属オキシノイド化合物は以下の式である。

【0046】

【外5】



【0047】ここで $R_2 - R_6$ は水素又は他の置き換え可能性を表す。上記例は単にエレクトロルミネセンス層内で用いられるある好ましい有機材料を表すのみである。それらは本発明の視野を制限することを意図するものではなく、これは一般に有機エレクトロルミネセンス層を指示するものである。上記例からわかるように有機EL材料は有機リガンドを有する配位化合物を含む。

【0048】次のプロセス段階ではEL陽極62はデバイスの表面上に堆積される。EL陽極はどのような導電性の材料でも良いが、好ましくは4eV以下の仕事関数を有する材料で作られる(Tang等のアメリカ国特許等4885211号を参照)。低い仕事関数材料は陽極に好ましい。何故ならばそれらは電子移動層内に容易に電子を放出するからである。最も低い仕事関数の金属はアルカリ金属であるが、しかしながらそれらの空気中での不安定性はそれらの使用をある条件下で实际的でなくしている。陽極材料は典型的には化学蒸着により堆積されるが、他の適切堆積技術も適用可能である。EL陽極に対して特に好ましい材料は10:1(原子比で)マグ

ネシウム：銀合金であることが見いだされた。好ましくは陽極は表示パネルの全表面にわたる連続層として適用される。他の実施例ではEL陽極は有機電子注入及び移動帯に隣接した低い仕事関数の金属のより低い層からなり、低い仕事関数の金属をオーバーレイし、低い仕事関数の金属を酸素及び湿度から保護する保護層とからなる。

【0049】典型的には陽極材料は不透明であり、陰極材料は透明であり、それにより光は陰極材料を通して透過する。光透過と技術的伝導性の実際的なバランスは典型的には5-25nmの範囲の厚さである。

【0050】また、本発明では、EL基板6に用いたガラス基板61に代えて、プラスチックフィルムを用いることができ、また透明電極51としてITO、ZnOを用いることができる。

【0051】透明電極51は、EL52の表面積を増大させるために、その表面を微細な凹凸をもつテクスチャー構造を採用することができる。好適なテクスチャー構造を形成するためには、ZnOを堆積する時の基板温度を250℃-300℃の様な比較的高湿度とした条件下でのスパッタ法を用いることができる。

【0052】また、透明電極51の非EL52領域は、遮光マスク(図示せず)を設けることができる。この際の遮光マスクとしては、アルミニウム膜、クロム膜の様な金属膜、またはこれら金属膜による反射光の発生を防止するための酸化クロム膜や酸化アルミニウム膜を単独で、あるいは金属膜に積層させて設けることができる。金属膜は透明電極51の抵抗を実質的に低下させるので、透明電極51の上に金属膜を積層し、さらにこの上に酸化金属膜を設けるのが好ましい。

【0053】透明電極51は、本発明のEL素子に駆動中は、アースまたは所定のDC電圧に設定される。

【0054】図7は、本発明のEL素子の断面図である。EL素子は、TFT基板3とEL基板6とが互いに対向し、これによってEL基板6側のEL電極パッド62とTFT基板3側のドレイン電極パッド22とを対向配置し、両方の電極間を接着性電気接続体71によって電気的な接続を行なう。

【0055】接着性電気接続体71は、エポキシ系又は

フェノール系熱硬化接着剤中にカーボン粒子、銀粒子や銅粒子の様な導電性粒子が分散含有された導電性接着剤を用い、これをスクリーン印刷法、オフセット印刷法又はディスペンサー塗布法などの採用によって、EL基板6またはTFT基板3、あるいはその両方の所定位置に塗布し、乾燥させることによって得られる。

【0056】上述の導電性接着剤中には、界面接着力を増強するために、N-(2-アミノエチル)-3-アミノプロピルメチルジメトキシシラン、N-(2-アミノエチル)-3-アミノプロピルトリメトキシシラン、3-アミノプロピルトリメトキシシラン、3-アミノプロピルメチルジエトキシシラン、3-グリシドキシプロピルトリメトキシシランなどのシランカップリング剤を含有させることができる。

【0057】接着性電気接続体71の他の例としては、ハンダなどが挙げられる。

【0058】上述の接着性電気接続体71の外周部には、接着性電気絶縁体72が設けられる。接着性電気絶縁体72は、エポキシ系又はフェノール系絶縁接着剤をEL基板6またはTFT基板、あるいはその両方の所定位置に、オフセット印刷法、スクリーン印刷法又はディスペンサー塗布法などの方法によって、塗布し、乾燥させることによって得られる。この際、絶縁接着剤及び導電性接着剤の塗布に当って、EL基板6またはTFT基板3の一方の基板に対して絶縁接着剤を設け、この絶縁接着剤を設けていない方の基板に対して導電性接着剤を設ける製造方法を用いるのが好適である。

【0059】また、本発明では、上述の接着性電気絶縁体72に代えて、接着力を持っていない絶縁体、例えば有機溶媒、特に高沸点有機溶媒やネマチック液晶、コレステリック液晶、スメクチック液晶の様な液晶などの液体絶縁体を用いることもできる。

【0060】また、上述の接着性電気絶縁体72または非接着性電気絶縁体には、遮光硬化を併せ持つ様に、着色顔料や塗料などの着色体を含有させることもできる。

【0061】本発明のEL素子の製造に当って、TFT基板3のドレイン電極パッド22の上に導電性接着剤を例えばオフセット印刷法を用いて塗布し、EL基板6のEL電極パッド62以外の領域(EL電極パッド62の外周部)に絶縁接触剤を例えばオフセット印刷法を用いて塗布し、ドレイン電極パッド22とEL電極パッド62とが相対向する様に、TFT基板3とEL基板6とを重ね合せ、次いでTFT基板3とEL基板6との間隔の空気を通常の方法で排気し、両基板3と6とに対し圧着加熱を付加し、密着固定する方法を採用することができる。

【0062】図8は、上記間隔の空気を排気した時に用いた真空排気装置である。TFT基板3とEL基板6とを重ね合せた状態で、ステージ81の上に載置し、周囲に配置固定された一対オーリング82と83との間にブ

ラスチックフィルムなどのシート83によって、図示の如く覆い、しかる後に真空排気ポンプ84を作動させ、シート83内の空気を排気する。

【0063】図9は、本発明の別のEL素子の等価回路である。

【0064】図10及び11は、本発明の第6、第7及び第8の特徴事項に対応する実施例である。

【0065】 G_1, G_2, \dots, G_n (n 本のゲート走査線)は、薄膜トランジスタで構成したスイッチング素子 Tr_1 のゲートに接続したゲート線に、順次印加するゲートオンパルス(ハイ・レベル電圧)であって、このゲートオンパルスの順次印加によって、書込み行の選択がなされる。この走査選択信号となるゲートオンパルス G_1, G_2, \dots, G_n は、インターレース走査方式による印加であってもよく、ノンインターレース走査方式による印加であってもよい。また、インターレース走査方式による駆動のときには、1本飛越し、又は2本以上の飛越しによるインターレース走査であってもよい。

【0066】 $S_{11}, S_{21}, \dots, S_{n1}$ は、ELの発光時間を制御するための制御パルスであり、所定発光期間中に、薄膜トランジスタで構成したスイッチング素子 Tr_3 のゲートに印加され、 G_1, G_2, \dots, G_n のゲートオンパルス(ハイ・レベル電圧)の印加時、又はその前で、又はその後で、印加され、この時のELは、順バイアス状態に設定される。

【0067】 $S_{12}, S_{22}, \dots, S_{n2}$ は、ELの発光を中断させ、その代わりに、バイアス制御線 RB_1, RB_2, \dots, PB_n からELに対して逆バイアスを印加するために、スイッチング素子 Tr_3 へのゲートオフパルス(ロー・レベル電圧)の印加時、又はその前で、又はその後で、薄膜トランジスタで構成したスイッチング素子 Tr_4 のゲートに対して、ゲートオンパルス(ハイ・レベル電圧)として印加される。

【0068】バイアス制御線 RB_1, RB_2, \dots, PB_n は、図12に図示する様に、EL基板6に設置するのが良い。この際、バイアス制御線 RB_1, RB_2, \dots, PB_n は、アクティブマトリクス駆動素子となる複数のスイッチング素子 Tr_1 の各行に対して、平行にさせた透明電極511、512...51nを設け、各透明電極511、512...51n毎に、ゲートアレイ121を通して、独立にアース及び逆バイアス電圧 V_R の何れか一方に切換えるように設定する。これによって、EL発光時には、ELが順バイアス状態となるように電位設定させて駆動する。

【0069】図10の $D_1, D_2, D_3, D_4, \dots, D_m$ (m 本の情報線)は、列上のスイッチング素子 Tr_1 のソースに情報に応じて印加する情報に応じた情報信号パルスであり、EL(BEL、GEL、REL)に対して順バイアス状態を設定する。

【0070】本発明の第6、第7及び第8の特徴事項に

よれば、各ELには、交流電圧が印加され、連続長時間発光の表示を実現できた。

【0071】本発明は、発光表示層に適用するのが適しているが、電子写真プリンタ用光信号発生器として用いられているレーザ信号又はLED信号や液晶シャッタレイ信号（固体スキャナ信号）に代えて、使用することもできる。

【0072】

【発明の効果】本発明によれば、高精細で、且つ高密度で、長寿命のEL画素を大面積に亘って、高い生産性をもって得ることができた。

【0073】また、本発明によれば、高輝度のEL発光を得ることができ、高精細で、高密度でしかも長時間連続高輝度発光のELカラーディスプレイを高い生産性に基いて、EL素子を得ることができた。

【0074】さらに、本発明によれば、衝撃に対する安定性、長期間の使用における表示安定性を実現したELカラーディスプレイを得ることができた。

【図面の簡単な説明】

【図1】本発明のEL素子の等価回路図である。

【図2】本発明のEL素子で用いたTFT基板側におけるEL画素の平面図である。

【図3】図2のA-A'断面図である。

【図4】図3のB-B'断面図である。

【図5】本発明のEL素子で用いたEL基板側におけるEL画素の平面図である。

【図6】図5のC-C'断面図である。

【図7】本発明のEL素子の断面図である。

【図8】本発明の方法で用いた真空排気装置の断面図である。

【図9】本発明の別のEL素子の等価回路図である。

【図10】本発明のEL装置の別の実施例で用いた等価回路図である。

【図11】本発明で用いた駆動のタイミングチャート図

である。

【図12】本発明で用いたEL基板の平面図である。

【符号の説明】

T1 第1薄膜トランジスタ

T2 第2薄膜トランジスタ

Cs コンデンサ

REL 赤色発光EL

GEL 緑色発光EL

BEL 青色発光EL

21 コンデンサ

22 ドレイン電極パッド

23 ゲートバス

24 ソースバス

25 グランドバス

3 TFT基板

31 ガラス基板

32 PECVD膜

33 SiO₂膜

34 パシベーション膜

20 41、42 コンデンサ電極

6 EL基板

51、511、512、51n 透明電極

52 EL

61 ガラス基板

62 EL電極パッド

71 接着性電気接続体

72 接着性電気絶縁体

81 ステージ

82、83 Oーリング

30 83 シート

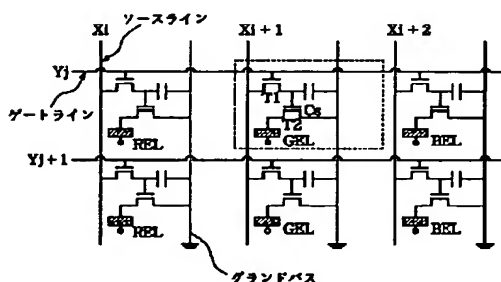
84 真空排気ポンプ

121 ゲートアレイ

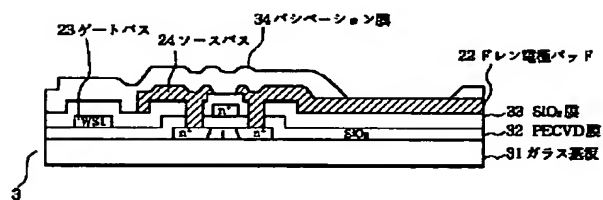
RB₁、RB₂、…PB_n バイアス制御線

V_R 逆バイアス電位

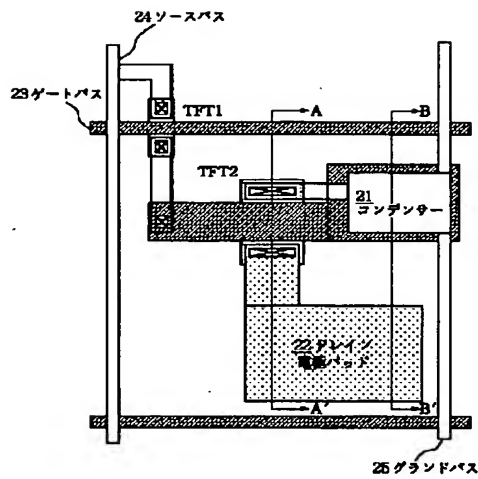
【図1】



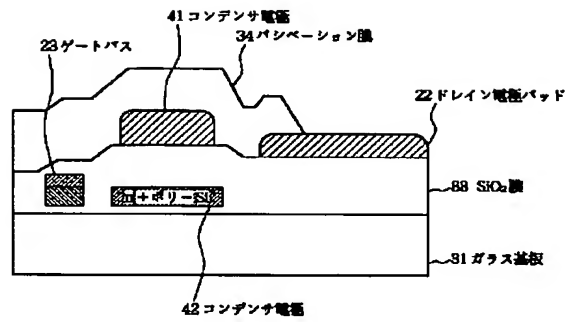
【図3】



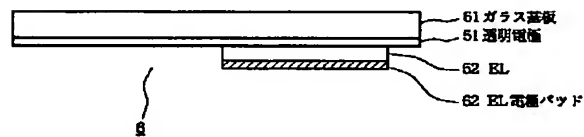
【図 2】



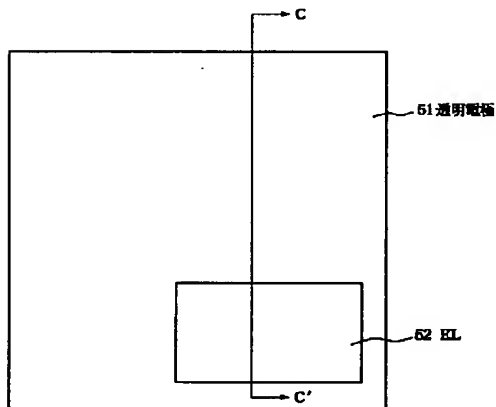
【図 4】



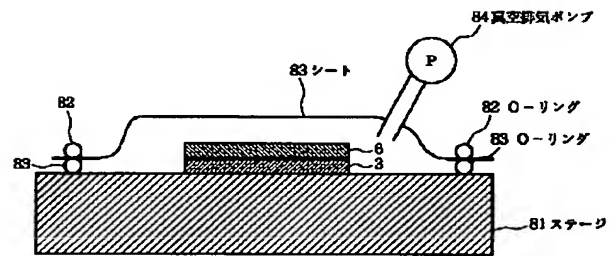
【図 6】



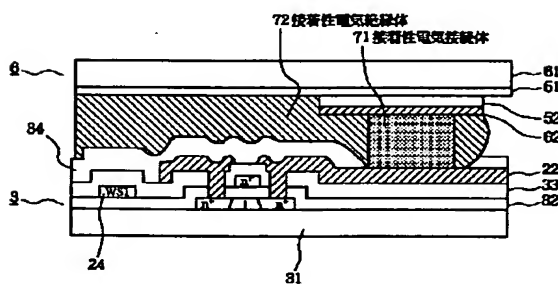
【図 5】



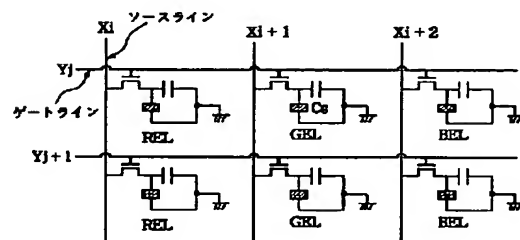
【図 8】



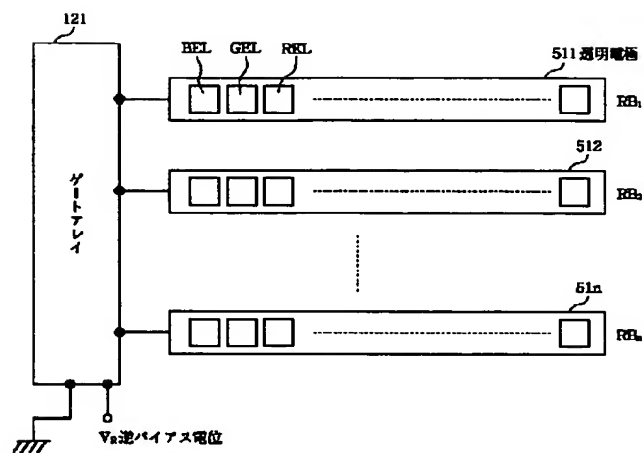
【図 7】



【図 9】



【図 1 2】



フロントページの続き

(72)発明者 橋本 雄一

東京都大田区下丸子 3 丁目 30 番 2 号キャノ
ン株式会社内

(72)発明者 妹尾 章弘

東京都大田区下丸子 3 丁目 30 番 2 号キャノ
ン株式会社内

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A gate line which connected the gate of two or more thin film transistors on this line in common for every thin film transistor arranged in accordance with two or more lines and trains, and line, A source line which connected the source of two or more thin film transistors on this train in common for every train, A transistor substrate equipped with a capacitor linked to a drain electrode pad connected for every drain of a thin film transistor, and this drain electrode pad, It has an electroluminescence substrate equipped with an electroluminescence object which has arranged in accordance with two or more lines and trains in a list, and has been arranged to inter-electrode [of an electrode of a pair, and this pair]. So that a drain electrode pad and an electroluminescence object may counter An electroluminescence element which carries out opposite arrangement of a thin film transistor substrate and the electroluminescence substrate, and comes to connect a drain electrode pad and one electrode of an electrode of a pair through an adhesive electrical connection object.

[Claim 2] Said electroluminescence object is an electroluminescence element according to claim 1 characterized by having data medium which emits light in three primary colors of blue, green, and red.

[Claim 3] Said electroluminescence object is an electroluminescence element according to claim 1 characterized by having organic substance data medium which emits light in three primary colors of blue, green, and red.

[Claim 4] Said adhesive electrical connection object is an electroluminescence element according to claim 1 characterized by coming to carry out distributed content of the conductive particle into adhesives.

[Claim 5] Said adhesive electrical connection object is an electroluminescence element according to claim 1 which is made to carry out distributed content of the conductive particle into adhesives, and is characterized by making it come to contain a silane coupling agent.

[Claim 6] An electroluminescence element according to claim 1 characterized by having arranged an electric insulator in the periphery section of said adhesive electrical connection object.

[Claim 7] An electroluminescence element according to claim 1 characterized by having arranged an adhesive electric insulator in the periphery section of said adhesive electrical connection object.

[Claim 8] An electroluminescence element according to claim 1 characterized by having arranged an electric insulator which contained a coloring object in the periphery section of said adhesive electrical connection object.

[Claim 9] An electroluminescence element according to claim 1 characterized by having arranged a liquid electric insulator in the periphery section of said adhesive electrical connection object.

[Claim 10] Said thin film transistor is an electroluminescence element according to claim 1 characterized by having a polish recon semiconductor layer.

[Claim 11] Said thin film transistor is an electroluminescence element according to claim 1 characterized by having an amorphous silicon semiconductor or a microcrystal silicon semiconductor.

[Claim 12] Said thin film transistor is an electroluminescence element according to claim 1 characterized by having a crystal silicon semiconductor.

[Claim 13] One [among electrodes of a pair which sandwiches said electroluminescence object / at least] electrode is an electroluminescence element according to claim 1 which is a transparent electrode with texture structure.

[Claim 14] One [among electrodes of a pair which sandwiches said electroluminescence object / at least] electrode is an electroluminescence element according to claim 1 which is a ZnO transparent electrode with texture structure.

[Claim 15] A gate line which connected the gate of two or more 1st thin film transistors on this line in common for every 1st thin film transistor arranged in accordance with two or more lines and trains, and line, A source line which connected the source of two or more 1st thin film transistors on this train in common for every train, The 2nd thin film transistor which connected for every drain of the 1st thin film transistor, And have a capacitor linked to this 2nd thin film transistor, and the gate of this 2nd thin film transistor is connected to a drain of the 1st thin film transistor. A drain electrode pad is connected for every drain of this 2nd thin film transistor. And a transistor substrate to which it makes it come to connect the source of the 2nd thin film transistor, and one electrode of this capacitor, It has an electroluminescence substrate equipped with an electroluminescence object which has arranged in accordance with two or more lines and trains in a list, and has been arranged to inter-electrode [of an electrode of a pair, and this pair]. So that a drain electrode pad and an electroluminescence object may counter An electroluminescence element which carries out opposite arrangement of a thin film transistor substrate and the electroluminescence substrate, and comes to connect a drain electrode pad and one electrode of an electrode of a pair through an adhesive electrical connection object.

[Claim 16] Said electroluminescence object is an electroluminescence element according to claim 15 characterized by having data medium which emits light in three primary colors of blue, green, and red.

[Claim 17] Said electroluminescence object is an electroluminescence element according to claim 15 characterized by having organic substance data medium which emits light in three primary colors of blue, green, and red.

[Claim 18] Said adhesive electrical connection object is an electroluminescence element according to claim 15 characterized by coming to carry out distributed content of the conductive particle into adhesives.

[Claim 19] Said adhesive electrical connection object is an electroluminescence element according to claim 15 which is made to carry out distributed content of the conductive particle into adhesives, and is characterized by making it come to contain a silane coupling agent.

[Claim 20] An electroluminescence element according to claim 15 characterized by having arranged an adhesive electric insulator in the periphery section of said adhesive electrical connection object.

[Claim 21] Said thin film transistor is an electroluminescence element according to claim 15 characterized by having a polish recon semiconductor layer.

[Claim 22] Said thin film transistor is an electroluminescence element according to claim 15 characterized by having an amorphous silicon semiconductor or a microcrystal silicon semiconductor.

[Claim 23] Said thin film transistor is an electroluminescence element according to claim 15 characterized by having a crystal silicon semiconductor.

[Claim 24] A gate line which connected the gate of two or more thin film transistors on this line in common for every thin film transistor arranged in accordance with two or more lines and trains, and line, A source line which connected the source of two or more thin film transistors on this train in common for every train, A transistor substrate equipped with a capacitor linked to a drain electrode pad connected for every drain of a thin film transistor and this drain electrode pad is prepared. An electroluminescence substrate equipped with an electroluminescence object which has arranged in accordance with two or more lines and trains, and has been arranged to inter-electrode [of an electrode of a pair and this pair] is prepared. An adhesive electrical connection object is arranged on either [at least] a drain electrode pad of a transistor substrate, or the electroluminescence objects. A manufacturing method of an electroluminescence element characterized by carrying out opposite arrangement and piling up a thin film transistor substrate and an electroluminescence substrate so that a drain electrode pad and an electroluminescence object may counter.

[Claim 25] Said electroluminescence object is the manufacturing method of an electroluminescence element according to claim 24 characterized by having data medium which emits light in three primary colors of blue, green, and red.

[Claim 26] Said electroluminescence object is the manufacturing method of an electroluminescence element according to claim 24 characterized by having organic substance data medium which emits light in three primary colors of blue, green, and red.

[Claim 27] Said adhesive electrical connection object is the manufacturing method of an electroluminescence element according to claim 24 characterized by coming to carry out distributed content of the conductive particle into adhesives.

[Claim 28] Said adhesive electrical connection object is the manufacturing method of an electroluminescence element according to claim 27 which is made to carry out distributed content of the conductive particle into adhesives, and is characterized by making it come to contain a silane coupling agent.

[Claim 29] A gate line which connected the gate of two or more thin film transistors on this line in common for every thin film transistor arranged in accordance with two or more lines and trains, and line, A source line which connected the source of two or more thin film transistors on this train in common for every train, A production process which prepares a transistor substrate equipped with a capacitor linked to a drain electrode pad connected for every drain of a thin film transistor, and this drain electrode pad, A production process which prepares an electroluminescence substrate equipped with an electroluminescence object which has arranged in accordance with two or more lines and trains, and has been arranged to inter-electrode [of an electrode of a pair, and this pair], A production process which arranges an adhesive electrical connection object on either [at least] a drain electrode pad of a transistor substrate, or the electroluminescence objects, A production process which arranges an adhesive electric insulator in a location which becomes with the periphery section of this adhesive electrical connection object on either [at least] a drain electrode pad of a transistor substrate, or the electroluminescence objects, A manufacturing method of an electroluminescence element characterized by having a production process which carries out opposite arrangement and piles up a thin film transistor substrate and an electroluminescence substrate so that a drain electrode pad and an electroluminescence object may counter a list.

[Claim 30] A gate line which connected the gate of two or more thin film transistors on this line in common for every thin film transistor arranged in accordance with two or more lines and trains, and line, A source line which connected the source of two or more thin film transistors on this train in common for every train, A production process which prepares a transistor substrate equipped with a capacitor linked to a drain electrode pad connected for every drain of a thin film transistor, and this drain electrode pad, A production process which prepares an electroluminescence substrate equipped with an electroluminescence object which has arranged in accordance with two or more lines and trains, and has been arranged to inter-electrode [of an electrode of a pair, and this pair], A production process which arranges an adhesive electrical connection object on either [at least] a drain electrode pad of a transistor substrate, or the electroluminescence objects, A production process which arranges an adhesive electric insulator in a location which becomes with the periphery section of this adhesive electrical connection object on either [at least] a drain electrode pad of a transistor substrate, or the electroluminescence objects, So that a drain electrode pad and an electroluminescence object may counter Opposite arrangement of a thin film transistor substrate and the electroluminescence substrate is carried out. A manufacturing method of an electroluminescence element characterized by having a production process to which evacuation of between a thin film transistor substrate and electroluminescence substrates is carried out to a production process and a list to pile up, and heat hardening of an adhesive electrical connection object and the adhesive static electricity insulating material is carried out.

[Claim 31] The 1st wiring which connected the 1st terminal of two or more 1st SWITCHINGU elements on a line in common for every 1st SWITCHINGU element arranged in accordance with two or more lines and trains, and line, The 2nd wiring which connected the 2nd terminal of two or more 1st SWITCHINGU elements on a train in common for every train, An electroluminescence element which

has an electroluminescence object which while connected and was prepared in inter-electrode [of an electrode, an electrode of another side and one side, and another side] every 3rd terminal of the 1st SWITCHINGU element, A capacitor connected every 3rd terminal, the 2nd SWITCHINGU element prepared between one electrode of an electroluminescence element, and the 3rd terminal of the 1st SWITCHINGU element, The 3rd SWITCHINGU element prepared during the 3rd wiring linked to one electrode of an electroluminescence element, and this 3rd wiring, The 1st ON signal pulse for setting the 1st SWITCHINGU element to ON is impressed to the 1st wiring of a predetermined line at a list. The 1st OFF signal pulse for making the 1st SWITCHINGU element off is impressed to the 1st wiring of an other bank. It is made to synchronize with the 1st ON signal pulse, and an information signal pulse of forward bias according to information is impressed to the 2nd wiring. At the time of the 1st on-pulse impression for said Sadayuki Tokoro before that The 2nd ON signal pulse for setting the 2nd SWITCHINGU element to ON is impressed to the control line of the 2nd SWITCHINGU element over a predetermined period after that. Or by this Writing to each electroluminescence object on this line is operated, and the 2nd OFF signal pulse for making the 2nd SWITCHINGU element off in this predetermined period is impressed to this control line. At the time of this 2nd OFF signal pulse impression before that The 3rd ON signal pulse for setting the 3rd SWITCHINGU element to ON after that is impressed to the control line of the 3rd SWITCHINGU element. Or by this Electroluminescence equipment which has a driving means which operates a reverse bias impression means it had set up like by which reverse bias voltage is impressed between said 3rd wiring and electrodes of another side of an electroluminescence element.

[Claim 32] Said electroluminescence object is electroluminescence equipment according to claim 31 characterized by having data medium which emits light in three primary colors of blue, green, and red.

[Claim 33] Said electroluminescence object is electroluminescence equipment according to claim 31 characterized by having organic substance data medium which emits light in three primary colors of blue, green, and red.

[Claim 34] Said 1st, 2nd, and 3rd SWITCHINGU element is electroluminescence equipment of ***** 31 publication characterized by being a thin film transistor.

[Claim 35] It is electroluminescence equipment according to claim 31 which said 1st, 2nd, and 3rd SWITCHINGU element is a thin film transistor, said 1st terminal is a gate terminal, and said 2nd terminal is a source terminal, and is characterized by said 3rd terminal being a drain terminal.

[Claim 36] Said predetermined period is electroluminescence equipment according to claim 31 which is the period of $1/4 - 3/4$ of a 1 vertical-scanning period.

[Claim 37] Said predetermined period is electroluminescence equipment according to claim 31 which is the period of $1/3 - 2/3$ of a 1 vertical-scanning period.

[Claim 38] Said predetermined period is electroluminescence equipment of a 1 vertical-scanning period according to claim 31 which is the period of 2 about $1/$.

[Claim 39] Said predetermined period is electroluminescence equipment according to claim 31 which is the period of $1/4 - 3/4$ of an one-frame period or a 1 field period.

[Claim 40] Said predetermined period is electroluminescence equipment according to claim 31 which is the period of $1/3 - 2/3$ of an one-frame period or a 1 field period.

[Claim 41] Said predetermined period is electroluminescence equipment of an one-frame period or a 1 field period according to claim 31 which is the period of 2 about $1/$.

[Claim 42] Time average voltage of said forward bias voltage and reverse bias voltage is electroluminescence equipment according to claim 31 set as about 0.

[Claim 43] The 1st wiring which connected the gate of two or more 1st thin film transistors on a line in common for every 1st thin film transistor arranged in accordance with two or more lines and trains, and line, The 2nd wiring which connected the source of two or more 1st thin film transistors on a train in common for every train, An electroluminescence element which has an electroluminescence object which while connected and was prepared in inter-electrode [of an electrode, an electrode of another side and one side, and another side] for every drain of the 1st thin film transistor, It is prepared between this drain and one electrode of this electroluminescence element. The 2nd thin film transistor which

connected at the gate, a capacitor connected for every drain, The 1st SWITCHINGU element prepared between one electrode of an electroluminescence element, and a drain terminal of the 2nd thin film transistor, The 2nd SWITCHINGU element prepared during the 3rd wiring linked to one electrode of an electroluminescence element, and this 3rd wiring, The 1st ON signal pulse for setting the 1st thin film transistor to ON is impressed to the 1st wiring of a predetermined line at a list. The 1st OFF signal pulse for making the 1st thin film transistor off is impressed to the 1st wiring of an other bank. It is made to synchronize with the 1st ON signal pulse, and an information signal pulse of forward bias according to information is impressed to the 2nd wiring. At the time of the 1st ON signal pulse impression for said Sadayuki Tokoro before that The 2nd ON signal pulse for setting the 1st SWITCHINGU element to ON is impressed to the control line of the 1st SWITCHINGU element over a predetermined period after that. Or by this Writing to each electroluminescence object on this line is operated, and the 2nd OFF signal pulse for making the 1st SWITCHINGU element off in this predetermined period is impressed to this control line. At the time of this 2nd OFF signal pulse impression before that The 3rd ON signal pulse for setting the 2nd SWITCHINGU element to ON after that is impressed to the control line of the 3rd SWITCHINGU element. Or by this Electroluminescence equipment which has a driving means which operates a reverse bias impression means it had set up like by which reverse bias voltage is impressed between said 3rd wiring and electrodes of another side of an electroluminescence element.

[Claim 44] Said electroluminescence object is electroluminescence equipment according to claim 43 characterized by having data medium which emits light in three primary colors of blue, green, and red.

[Claim 45] Said electroluminescence object is electroluminescence equipment according to claim 43 characterized by having organic substance data medium which emits light in three primary colors of blue, green, and red.

[Claim 46] Said 1st and 2nd SWITCHINGU element is electroluminescence equipment of ***** 43 publication characterized by being a thin film transistor.

[Claim 47] The source of said 2nd thin film transistor and one electrode of said capacitor are electroluminescence equipment according to claim 43 set as the same voltage.

[Claim 48] The source of said 2nd thin film transistor and one electrode of said capacitor are electroluminescence equipment according to claim 43 which has a means to connect with the 4th wiring and to impress voltage to this 4th wiring.

[Claim 49] Said predetermined period is electroluminescence equipment according to claim 43 which is the period of $1/4 - 3/4$ of a 1 vertical-scanning period.

[Claim 50] Said predetermined period is electroluminescence equipment according to claim 43 which is the period of $1/3 - 2/3$ of a 1 vertical-scanning period.

[Claim 51] Said predetermined period is electroluminescence equipment of a 1 vertical-scanning period according to claim 40 which is the period of 2 about $1/$.

[Claim 52] Said predetermined period is electroluminescence equipment according to claim 43 which is the period of $1/4 - 3/4$ of an one-frame period or a 1 field period.

[Claim 53] Said predetermined period is electroluminescence equipment according to claim 43 which is the period of $1/3 - 2/3$ of an one-frame period or a 1 field period.

[Claim 54] Said predetermined period is electroluminescence equipment of an one-frame period or a 1 field period according to claim 43 which is the period of 2 about $1/$.

[Claim 55] Time average voltage of said forward bias voltage and reverse bias voltage is electroluminescence equipment according to claim 43 set as about 0.

[Claim 56] The 1st wiring which connected the 1st terminal of two or more SWITCHINGU elements on a line in common for every SWITCHINGU element arranged in accordance with two or more lines and trains, and line, The 2nd wiring which connected the 2nd terminal of two or more SWITCHINGU elements on a train in common for every train, And an electroluminescence element which has an electroluminescence object which while connected and was prepared in inter-electrode [of an electrode, an electrode of another side and one side, and another side] every 3rd terminal of a SWITCHINGU element, A scan selection pulse which chooses at least one line as a list among said two or more lines It is impressed by the 1st wiring corresponding to the selected line, make it synchronize with a scan

selection signal, and it responds to the 2nd wiring at information. The next scan selection signal to the 1st wiring corresponding to [impress an information signal pulse which produces a forward bias condition to an electroluminescence object every 2nd wiring, and] said selected line Or electroluminescence equipment which has a driving means which impresses bias voltage which it is [bias voltage] before initiation of impression of a subsequent scan selection signal, and produces a reverse bias condition to an electroluminescence object to this electroluminescence object through the 3rd wiring.

[Claim 57] Said 3rd terminal is electroluminescence equipment according to claim 56 to which a capacitor is connected.

[Claim 58] Time average voltage of said forward bias and reverse bias is electroluminescence equipment according to claim 56 set as about 0.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention relates to the manufacturing method at an electroluminescence element applicable to a display, the luminescence light source, or the printer arm head of an electro photographic printer and equipment, and a list. Especially this invention relates to the manufacturing method at the element and equipment using the organic electroluminescence object suitable for the full color display of a big screen, and a list.

[0002]

[Description of the Prior Art] As an organic electroluminescence object, what was indicated by JP,6-256759,A, JP,6-136360,A, JP,6-188074,A, JP,6-192654,A, and JP,8-41452,A is known.

[0003] Moreover, driving these organic electroluminescence objects by the thin film transistor of a publication to JP,8-241048,A is known.

[0004]

[Problem(s) to be Solved by the Invention] However, since an organic electroluminescence object is driven by the thin film transistor It needs to establish an organic electroluminescence object for every drain electrode pad of a thin film transistor. Especially in a full color display Although it was required to carry out patterning formation of three sorts of electroluminescence objects which carry out electroluminescence luminescence of the three primary colors of blue, green, and red on a thin film transistor substrate Since the thin film transistor surface forms the concavo-convex large side as compared with an electroluminescence object thin film, It is difficult to be highly minute and high-density and to carry out patterning of the electroluminescence object thin film, and it had a trouble in the productivity of a low based on having centralized two sorts of functional devices of a transistor and an electroluminescence object on the thin film transistor substrate further.

[0005] Moreover, the organic electroluminescence object had produced the trouble that continuation luminescence time amount was shortened, by impression of the direct current voltage of long duration. In the case where it drives by the thin film transistor of an indication to JP,8-241048,A etc. especially, direct current voltage continued being impressed to the organic electroluminescence object, and the trouble which brings deterioration of an organic electroluminescence object forward was produced.

[0006] The purpose of this invention is to offer the element using the organic electroluminescence object suitable for the full color display of the big screen which solves the above-mentioned trouble, and its manufacturing method.

[0007] Moreover, the purpose of this invention is to offer the electroluminescence equipment which enabled continuation luminescence of long duration.

[0008]

[Means for Solving the Problem] A thin film transistor which has arranged this invention in accordance with two or more lines and trains to the 1st, A gate line which connected the gate of two or more thin film transistors on this line in common for every line, A source line which connected the source of two or more thin film transistors on this train in common for every train, A transistor substrate equipped with

a capacitor linked to a drain electrode pad connected for every drain of a thin film transistor, and this drain electrode pad, It has an electroluminescence substrate equipped with an electroluminescence object which has arranged in accordance with two or more lines and trains in a list, and has been arranged to inter-electrode [of an electrode of a pair, and this pair]. So that a drain electrode pad and an electroluminescence object may counter Opposite arrangement of a thin film transistor substrate and the electroluminescence substrate is carried out. For an electroluminescence element which comes to connect a drain electrode pad and one electrode of an electrode of a pair through an adhesive electrical connection object The 1st thin film transistor which has the 1st feature and has been arranged in accordance with two or more lines and trains to the 2nd, A gate line which connected the gate of two or more 1st thin film transistors on this line in common for every line, A source line which connected the source of two or more 1st thin film transistors on this train in common for every train, The 2nd thin film transistor which connected for every drain of the 1st thin film transistor, And have a capacitor linked to this 2nd thin film transistor, and the gate of this 2nd thin film transistor is connected to a drain of the 1st thin film transistor. A drain electrode pad is connected for every drain of this 2nd thin film transistor. And a transistor substrate to which it makes it come to connect the source of the 2nd thin film transistor, and one electrode of this capacitor, It has an electroluminescence substrate equipped with an electroluminescence object which has arranged in accordance with two or more lines and trains in a list, and has been arranged to inter-electrode [of an electrode of a pair, and this pair]. So that a drain electrode pad and an electroluminescence object may counter Orientation arrangement of a thin film transistor substrate and the electroluminescence substrate is carried out. For an electroluminescence element which comes to connect a drain electrode pad and one electrode of an electrode of a pair through an adhesive electrical connection object A thin film transistor which has the 2nd feature and has been arranged in accordance with two or more lines and trains to the 3rd, A gate line which connected the gate of two or more thin film transistors on this line in common for every line, A source line which connected the source of two or more thin film transistors on this train in common for every train, A transistor substrate equipped with a capacitor linked to a drain electrode pad connected for every drain of a thin film transistor and this drain electrode pad is prepared. An electroluminescence substrate equipped with an electroluminescence object which has arranged in accordance with two or more lines and trains, and has been arranged to inter-electrode [of an electrode of a pair and this pair] is prepared. An adhesive electrical connection object is arranged at least to one side among a drain electrode pad of a transistor substrate, and an electroluminescence object. So that a drain electrode pad and an electroluminescence object may counter Opposite arrangement of a thin film transistor substrate and the electroluminescence substrate is carried out. In a manufacturing method of an electroluminescence element to pile up, it has the 3rd feature. For every thin film transistor arranged in accordance with two or more lines and trains to the 4th, and line A gate line which connected the gate of two or more thin film transistors on this line in common, A source line which connected the source of two or more thin film transistors on this train in common for every train, A production process which prepares a transistor substrate equipped with a capacitor linked to a drain electrode pad connected for every drain of a thin film transistor, and this drain electrode pad, A production process which prepares an electroluminescence substrate equipped with an electroluminescence object which has arranged in accordance with two or more lines and trains, and has been arranged to inter-electrode [of an electrode of a pair, and this pair], A production process which arranges an adhesive electrical connection object on either [at least] a drain electrode pad of a transistor substrate, or the electroluminescence objects, A production process which arranges an adhesive electric insulator in a location which becomes with the periphery section of this adhesive electrical connection object on either [at least] a drain electrode pad of a transistor substrate, or the electroluminescence objects, So that a drain electrode pad and an electroluminescence object may counter a list Opposite arrangement of a thin film transistor substrate and the electroluminescence substrate is carried out. To a manufacturing method of an electroluminescence element which has a production process to pile up A thin film transistor which has the 4th feature and has been arranged in accordance with two or more lines and trains to the 5th, A gate line which connected the gate of two or more thin film transistors on this line in common for every line,

A source line which connected the source of two or more thin film transistors on this train in common for every train, A production process which prepares a transistor substrate equipped with a capacitor linked to a drain electrode pad connected for every drain of a thin film transistor, and this drain electrode pad, A production process which prepares an electroluminescence substrate equipped with an electroluminescence object which has arranged in accordance with two or more lines and trains, and has been arranged to inter-electrode [of an electrode of a pair, and this pair], A production process which arranges an adhesive electrical connection object on either [at least] a drain electrode pad of a transistor substrate, or the electroluminescence objects, A production process which arranges an adhesive electric insulator in a location which becomes with the periphery section of this adhesive electrical connection object on either [at least] a drain electrode pad of a transistor substrate, or the electroluminescence objects, So that a drain electrode pad and an electroluminescence object may counter Opposite arrangement of a thin film transistor substrate and the electroluminescence substrate is carried out. Evacuation of between a thin film transistor substrate and electroluminescence substrates is carried out to a production process and a list to pile up. To a manufacturing method of an electroluminescence element which has a production process to which heat hardening of an adhesive electrical connection object and the adhesive static electricity insulating material is carried out The 1st SWITCHINGU element which has the 5th feature and has been arranged in accordance with two or more lines and trains to the 6th, The 1st wiring which connected the 1st terminal of two or more 1st SWITCHINGU elements on a line in common for every line, E which has the 2nd wiring which connected the 2nd terminal of two or more 1st SWITCHINGU elements on a train in common, and an electroluminescence object which while connected and prepared in inter-electrode [of an electrode, an electrode of another side and one side, and another side] every 3rd terminal of the 1st SWITCHINGU element for every train A REKUTORO luminescence element, a capacitor connected every 3rd terminal, The 2nd SWITCHINGU element prepared between one electrode of an electroluminescence element, and the 3rd terminal of the 1st SWITCHINGU element, The 3rd SWITCHINGU element prepared during the 3rd wiring linked to one electrode of an electroluminescence element, and this 3rd wiring, The 1st ON signal pulse for setting the 1st SWITCHINGU element to ON is impressed to the 1st wiring of a predetermined line at a list. The 1st OFF signal pulse for making the 1st SWITCHINGU element off is impressed to the 1st wiring of an other bank. It is made to synchronize with the 1st ON signal pulse, and an information signal pulse of forward bias according to information is impressed to the 2nd wiring. At the time of the 1st ON signal pulse impression for said Sadayuki Tokoro before that The 2nd ON signal pulse for setting the 2nd SWITCHINGU element to ON is impressed to the control line of the 2nd SWITCHINGU element over a predetermined period after that. Or by this Writing to each electroluminescence object on this line is operated, and the 2nd OFF signal pulse for making the 2nd SWITCHINGU element off in this predetermined period is impressed to this control line. At the time of this 2nd OFF signal pulse impression before that The 3rd ON signal pulse for setting the 3rd SWITCHINGU element to ON after that is impressed to the control line of the 3rd SWITCHINGU element. Or by this To electroluminescence equipment which has a driving means which operates a reverse bias impression means set up like by which reverse bias voltage is impressed between said 3rd wiring and electrodes of another side of an electroluminescence element The 1st thin film transistor which has the 6th feature and has been arranged in accordance with two or more lines and trains to the 7th, The 1st wiring which connected the gate of two or more 1st thin film transistors on a line in common for every line, The 2nd wiring which connected the source of two or more 1st thin film transistors on a train in common for every train, An electroluminescence element which has an electroluminescence object which while connected and was prepared in inter-electrode [of an electrode, an electrode of another side and one side, and another side] for every drain of the 1st thin film transistor, It is prepared between this drain and one electrode of this electroluminescence element. The 2nd thin film transistor which connected at the gate, a capacitor connected for every drain, The 1st SWITCHINGU element prepared between one electrode of an electroluminescence element, and a drain terminal of the 2nd thin film transistor, The 2nd SWITCHINGU element prepared during the 3rd wiring linked to one electrode of an electroluminescence element, and this 3rd wiring, The 1st ON signal pulse for setting the 1st thin film

transistor to ON is impressed to the 1st wiring of a predetermined line at a list. The 1st OFF signal pulse for making the 1st thin film transistor off is impressed to the 1st wiring of an other bank. It is made to synchronize with the 1st ON signal pulse, and an information signal pulse of forward bias according to information is impressed to the 2nd wiring. At the time of the 1st ON signal pulse impression for said Sadayuki Tokoro before that The 2nd ON signal pulse for setting the 1st SWITCHINGU element to ON is impressed to the control line of the 1st SWITCHINGU element over a predetermined period after that. Or by this Writing to each electroluminescence object on this line is operated, and the 2nd OFF signal pulse for making the 1st SWITCHINGU element off in this predetermined period is impressed to this control line. At the time of this 2nd OFF signal pulse impression before that The 3rd ON signal pulse for setting the 2nd SWITCHINGU element to ON after that is impressed to the control line of the 3rd SWITCHINGU element. Or by this To electroluminescence equipment which has a driving means which operates a reverse bias impression means set up like by which reverse bias voltage is impressed between said 3rd wiring and electrodes of another side of an electroluminescence element A SWITCHINGU element which has the 7th feature and has been arranged in accordance with two or more lines and trains to the 8th, The 1st wiring which connected the 1st terminal of two or more SWITCHINGU elements on a line in common for every line, The 2nd wiring which connected the 2nd terminal of two or more SWITCHINGU elements on a train in common for every train, And an electroluminescence element which has an electroluminescence object which while connected and was prepared in inter-electrode [of an electrode, an electrode of another side and one side, and another side] every 3rd terminal of a SWITCHINGU element, A scan selection pulse which chooses at least one line as a list among said two or more lines It is impressed by the 1st wiring corresponding to the selected line, make it synchronize with a scan selection signal, and it responds to the 2nd wiring at information. The next scan selection signal to the 1st wiring corresponding to [impress an information signal pulse which produces a forward bias condition to an electroluminescence object every 2nd wiring, and] said selected line Or it lets the 3rd wiring pass for bias voltage which it is [bias voltage] before initiation of impression of a subsequent scan selection signal, and produces a reverse bias condition to an electroluminescence object. To electroluminescence equipment which has a driving means impressed to this electroluminescence object, it has the 8th feature.

[0009] As said electrochromic object, it is data medium which emits light in three primary colors of blue, green, and red, and an organic electroluminescence object is desirable.

[0010] A thing which carried out distributed content of the conductive particle into adhesives, and made especially a silane coupling agent contain as said adhesive electrical connection object is desirable.

[0011] It is desirable to adopt as the periphery section of said adhesive electrical connection object bonded structure which has arranged an adhesive electric insulator.

[0012] As for said thin film transistor, it is desirable to use a polish recon semiconductor, a crystal silicon semiconductor, a microcrystal silicon semiconductor, or an amorphous silicon semiconductor.

[0013] As for one [at least] electrode, it is desirable that it is a ZnO transparent electrode with texture structure among electrodes of a pair which sandwiches said electroluminescence object.

[0014] According to the 6th, 7th, and 8th features of this invention, it was able to make it possible to impress alternating voltage to an electroluminescence element, and continuation luminescence time amount over a long period of time of an organic electroluminescence object was able to be made to extend sharply especially by this in a active-matrix drive.

[0015] a predetermined period used by this invention -- a period of $1/4 - 3/4$ of a 1 vertical-scanning period (an one-frame period or 1 field period) -- desirable -- a period of $1/3 - 2/3$ -- especially -- the optimal -- about -- they are one half of periods.

[0016] time average voltage of forward bias voltage and reverse bias voltage which were used by this invention is set as about 0 -- it is desirable.

[0017]

[Embodiment of the Invention] This invention is explained along with a drawing. Hereafter, the above-mentioned thin film transistor is indicated to be "TFT", and the above-mentioned electroluminescence object is remembered to be "EL."

[0018] Drawing 1 shows the schematic diagram of an active matrix 4 terminal TFT-EL element. The element of each pixel contains two TFT(s), storage capacitors, and EL elements. The main features of 4 terminal methods are the capacity to separate the addressing signal from EL excitation signal. An EL element is chosen through Logic TFT (T1), and the excitation power to an EL element is controlled by Power TFT (T2). A storage capacitor is enabled to stop excitation power to the EL element as which it was once chosen and by which the address was carried out. It permits thus that a circuit disregards the time amount to which the EL element was assigned to addressing, and operates in the duty cycle near 100%.

[0019] The gate line Y_j and Y_{j+1} A large number carry out number wiring like [it is desirable and] 640 and 1120, and a gate pulse is impressed one by one. Gate pulses may be any of interlace scanning or a non-interlace scan.

[0020] Source Rhine X_j , X_{j+1} , and X_{j+2} A large number carry out number wiring like [it is desirable and] 840 and 1280, it is made to synchronize with a gate pulse, and the information signal pulse of the voltage set up according to image data is impressed.

[0021] REL in drawing -- the red luminescence EL and GEL -- the green luminescence EL and BEL -- the blue luminescence EL -- it is -- source line X_j **** -- a red information signal pulse and X_{j+1} **** - a green information pulse and X_{j+2} **** -- a red information pulse is impressed. A full color display is performed by this.

[0022] Drawing 2 is the plan showing the example of representation of the TFT substrate 3 of this invention. For TFT1, by corresponding to T1 of drawing 1, TFT2 corresponds to T2 of drawing 1, a capacitor 21 corresponds to Cs of drawing 1, and the drain electrode pad 22 is T2 for every EL of drawing 1. The drain connection electrode is supported.

[0023] Drawing 3 is the A-A' cross section of drawing 2. Drawing 4 is the B-B' cross section of drawing 2.

[0024] As TFT1 and TFT2 which were used by this invention, it is the source bus 24 n+ It connects with polish recon and is a drain n+ It connects with polish recon, PECVD(plasma enhancement CVD)-SiO₂ film 32 is arranged to the gate insulator layer arranged on both sides of an I-beam polish recon film, and it is a gate bus n+ The transistor structure linked to polish recon was adopted.

[0025] This invention can apply all of the stagger structure or KOPURENA structure using an amorphous silicon or a microcrystal silicon semiconductor, without being limited to the transistor structure mentioned above.

[0026] Moreover, this invention is applicable to the MOS transistor of SOI (silicon on insulator) structure which used crystal silicon.

[0027] Capacitor Cs is SiO₂ prepared in the capacitor electrodes 41 and 42 of the pair of drawing 4, and the capacitor inter-electrode of this pair. It is formed with a film 33. A capacitor electrode is formed by aluminum etc., connection wiring is carried out with the grand bus 25, and the capacitor electrode 42 is n+. Membranes are formed with a polish recon film and it connects with the drain of TFT2.

[0028] As for the gate bus 23 and the source bus 24, chromium / aluminum laminating wiring is used preferably.

[0029] As passivation 34, the silicon nitride film is suitable with plasma CVD.

[0030] Although metal membranes, such as aluminum and silver, can be used as drain electrode putt 22 in order to give the reflective engine performance, you may be a transparence electric conduction film like ITO or ZnO.

[0031] Drawing 5 is the plan of the EL substrate 6 used by this invention, and that of drawing 6 is the C-C' cross section of drawing 5.

[0032] The EL substrate 6 is constituted by EL formed in inter-electrode [of EL electrode pads 62, such as the transparent electrode 51 which is an electrode of the pair prepared on the glass substrate 61 and the glass substrate 61, and aluminum which forms a reflector, and this pair].

[0033] As EL52, organic electroluminescence is desirable and what constitutes especially REL, GEL, and BEL is arranged.

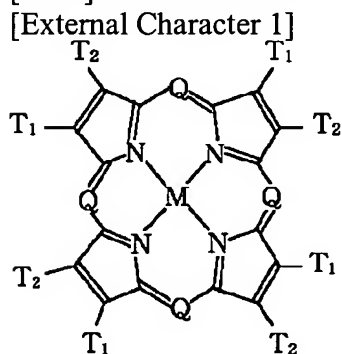
[0034] Although concrete REL(s), GEL(s), and BELs are enumerated below, this invention is not

limited to these and can also apply inorganic [EL] instead of organic electroluminescence.

[0035] The material in the organic electroluminescence of this invention EPA349,265 of Scozzafava ; (1990) U.S. patent No. 4,356,429; [of Tang] U.S. patent No. 4,539,507; [, such as VanSlyke,] U.S. patent the 4,720,432; , such as VanSlyke U.S. patent No. 4,769,292; [, such as Tang,] U.S. patent No. 4,885,211; [, such as Tang,] U.S. patent the 4,950,950; , such as Perry U.S. patent No. 5,059,861; [, such as Littman,] U.S. patent No. 5,047,687; [of VanSlyke] U.S. patent No. 5,073,446; [, such as Scozzafava,] U.S. patent No. 5,059,862; [, such as VanSlyke,] The thing of an indication can be used [U.S. patent / of VanSlyke etc. / No. 5,061,617 / ; U.S. patent / of VanSlyke / No. 5,151,629 / ; U.S. patent / of Tang etc. / No. 5,294,869 / ; U.S. patent / No. 5,294,870 / of Tang etc.]. EL layer consists of the organic hole impregnation and the migration band in contact with an anode plate, and the electron injection and the migration band which form organic hole impregnation, and a migration band and cementation. Hole impregnation and a migration band are formed from a single material or two or more single materials, and consist of a hole impregnation layer in contact with the continuous hole moving bed infixed between an anode plate, a hole impregnation layer and electron injection, and a migration band. Similarly, electron injection and a migration band are formed from a single material or two or more materials, and consist of an electron injection layer in contact with the continuous electronic transition layer infixed between an anode plate and an electron injection layer, hole impregnation, and a migration band. A hole, electronic recombination, and luminescence are generated within the electron injection which adjoins cementation of electron injection, a migration band and hole impregnation, and a migration band, and a migration band. Although it deposits by vacuum evaporation typically, it deposits with other conventional technology again, and deals in the compound which forms an organic electroluminescence layer.

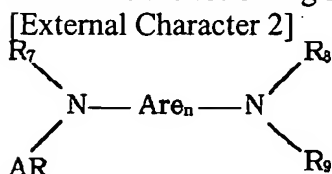
[0036] The organic material which consists of a hole impregnation layer in the desirable example is :

[0037] which has the following general formulas.



[0038] A metal, a metallic oxide, or the metal halogenides T1 and T2 fill both the partial saturation six membered rings in which N or C-RM expresses hydrogen, or :Q contains a displacer like alkyl or a halogen here. While a desirable alkyl portion contains the carbon atom of about 1 to 6, it constitutes an allyl compound portion with desirable phenyl.

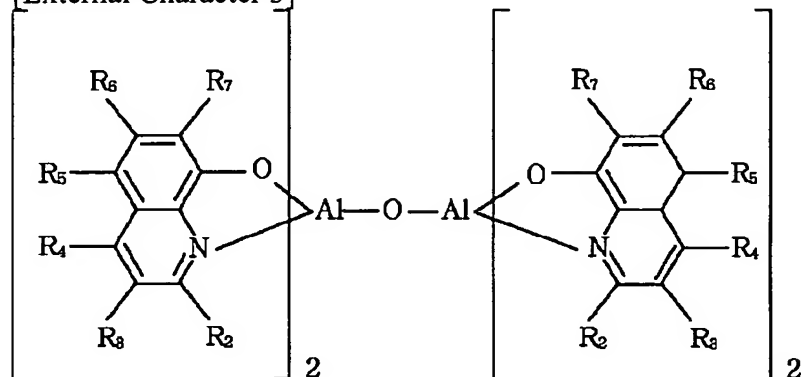
[0039] In the desirable example, the hole moving bed is an aromatic series tertiary amine. The desirable subclass of an aromatic series tertiary amine is : [0040] containing the tetra-allyl compound diamine which has the following formulas.



[0041] Are is a propine group here, n is the integer of 1 to 4, and it is Ar, R7, R8, and R9. It is the allyl compound group chosen, respectively. In the desirable example, luminescence, electron injection, and a migration band contain a metal oxy-NOIDO (oxinoid) compound. The desirable example of a metal

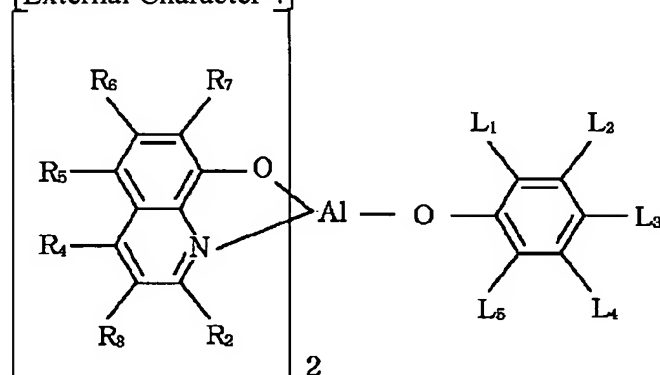
oxy-NOIDO compound is : [0042] which has the following general formulas.

[External Character 3]



[0043] It is R₂-R₇ here. A replacement possibility is expressed. At other desirable examples, a metal oxy-NOIDO compound is : [0044] which has the following formulas.

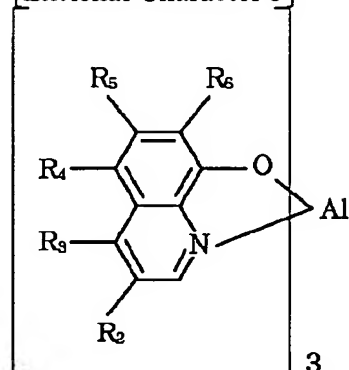
[External Character 4]



[0045] here -- R₂-R₇ a definition is given above -- having -- L₁-L₅ -- intensive -- 12 or fewer carbon atoms -- containing -- respectively -- separate -- the hydrogen or the carbohydrate group of a carbon atom of 1 to 12 -- expressing -- L₁ and L₂ -- both -- or both L₂ and L₃ can form the united benzo ring. In other desirable examples, metal oxy-NOIDO compounds are the following formulas.

[0046]

[External Character 5]



[0047] It is R₂-R₆ here. Hydrogen or other replacement possibilities are expressed. It is only that the above-mentioned example expresses the existing desirable organic material which is only used within an electroluminescence layer. It does not mean that they restrict the visual field of this invention, and, generally this directs an organic electroluminescence layer. An organic electroluminescence material contains the coordination compound which has organic ligand so that the above-mentioned example

may show.

[0048] In the next process phase, the EL anode plate 62 is deposited on the surface of a device. Although what kind of conductive material is sufficient as EL anode plate, it is made from the material which has a work function 4eV or less preferably (refer to No. 4885211 for the U.S. country patent of Tang etc.). A low work function material is desirable to an anode plate. It is because they emit an electron easily in an electronic transition layer. Although the metal of the lowest work function is alkali metal, under a certain conditions, the instability in the inside of those air is not practical, and is carrying out those use. Although an anode material is typically deposited by chemical vacuum deposition, other suitable deposition technology is applicable. It was found out to EL anode plate that especially a desirable material is a 10:1 magnesium:silver alloy (with atomic ratio). An anode plate is preferably applied as a continuation layer covering all the surfaces of a display panel. In other examples, EL anode plate consists of a lower layer of the metal of the low work function which adjoined organic electron injection and a migration band, overlays the metal of a low work function and consists of a protective layer which protects the metal of a low work function from oxygen and humidity.

[0049] The anode material is opaque, the cathode material is typically transparent, and this penetrates light through a cathode material. Light transmission and the practical balance of technical conductivity are the thickness of the range of five to 25 nm typically.

[0050] Moreover, in this invention, it can replace with the glass substrate 61 used for the EL substrate 6, and plastic film can be used, and ITO and ZnO can be used as a transparent electrode 51.

[0051] The texture structure which has detailed irregularity for the surface can be used for a transparent electrode 51 in order to increase the surface area of EL52. In order to form suitable texture structure, the spatter under 250-degree-C conditions comparatively made into high humidity like -300 degree C can be used for the substrate temperature when depositing ZnO.

[0052] Moreover, non-EL52 field of a transparent electrode 51 can prepare a protection-from-light mask (not shown). It is independent, or the laminating of the chrome oxide film and aluminum-oxide film for preventing generating of the reflected light by metal membrane like an aluminum film and a crossing film or these metal membranes as a protection-from-light mask in this case can be carried out to a metal membrane, and they can be prepared in it. Since a metal membrane reduces resistance of a transparent electrode 51 substantially, it is desirable to carry out the laminating of the metal membrane on a transparent electrode 51, and to prepare a metal oxide film on this further.

[0053] A transparent electrode 51 is set as a ground or predetermined DC voltage, while driving to the EL element of this invention.

[0054] Drawing 7 is the cross section of the EL element of this invention. The TFT substrate 3 and the EL substrate 6 counter mutually, and an EL element carries out opposite arrangement of EL electrode pad 62 by the side of the EL substrate 6, and the drain electrode pad 22 by the side of the TFT substrate 3 by this, and makes electric connection for inter-electrode [both] with the adhesive electrical connection object 71.

[0055] The adhesive electrical connection object 71 is acquired by making the predetermined location of the EL substrate 6, the TFT substrate 3, or its both apply and dry this by adoption of screen printing, offset printing, or the dispenser applying method using the electroconductive glue with which distributed content of a conductive particle like a carbon particle, and a silver granule child and a copper particle was carried out into an epoxy system or phenol system heat-curing adhesives.

[0056] In order to reinforce interfacial surface tension, silane coupling agents, such as N-(2-aminoethyl)-3-aminopropyl methyl dimethoxysilane, N-(2-aminoethyl)-3-aminopropyl trimethoxysilane, 3-aminopropyl trimethoxysilane, 3-aminopropyl methyldiethoxysilane, and 3-glycidoxypopyltrimetoxysilane, can be made to contain in above-mentioned electroconductive glue.

[0057] A pewter etc. is mentioned as other examples of the adhesive electrical connection object 71.

[0058] The adhesive electric insulator 72 is formed in the periphery section of the above-mentioned adhesive electrical connection object 71. The adhesive electric insulator 72 is obtained by making the predetermined location of the EL substrate 6, a TFT substrate, or its both apply and dry an epoxy system or phenol system insulation adhesives by methods, such as offset printing, screen printing, or the

dispenser applying method. Under the present circumstances, it is suitable to use the manufacture method of forming electroconductive glue to the substrate of the direction in which insulating adhesives are formed to one substrate of the EL substrate 6 or the TFT substrate 3, and these insulating adhesives are not formed, in spreading of insulating adhesives and electroconductive glue.

[0059] Moreover, in this invention, it can replace with the above-mentioned adhesive electric insulator 72, and liquid insulating materials, such as liquid crystal like an insulating material without adhesive strength, for example, an organic solvent, a high-boiling point organic solvent, a nematic liquid crystal, cholesteric liquid crystal, and a smectic liquid crystal, can also be used.

[0060] Moreover, the above-mentioned adhesive electric insulator 72 or an above-mentioned non-adhesive property electric insulator can also be made to contain coloring objects, such as a color pigment and a coating, so that it may have protection-from-light hardening.

[0061] In manufacture of the EL element of this invention, on the drain electrode pad 22 of the TFT substrate 3, use electroconductive glue and offset printing is applied. Use an insulating contact substance for fields other than EL electrode pad 62 of the EL substrate 6 (periphery section of EL electrode pad 62), and offset printing is applied to them. So that the drain electrode pad 22 and EL electrode pad 62 may carry out phase opposite Subsequently the air of the gap of the TFT substrate 3 and the EL substrate 6 is exhausted by the usual method, sticking-by-pressure heating can be added to both the substrates 3 and 6, and superposition and the method of carrying out adhesion immobilization can be adopted for the TFT substrate 3 and the EL substrate 6.

[0062] Drawing 8 is evacuation equipment used when the air of the above-mentioned gap was exhausted. Where the TFT substrate 3 and the EL substrate 6 are piled up, it lays on a stage 81, and among pair O rings 82 and 83 by which arrangement immobilization was carried out around, with the sheets 83, such as plastic film, it covers like illustration, the evacuation pump 84 is operated after an appropriate time, and the air in a sheet 83 is exhausted.

[0063] Drawing 9 is the equal circuit of another EL element of this invention.

[0064] Drawing 10 and 11 are the examples corresponding to the 6th [of this invention], 7th, and 8th feature matters.

[0065] G1, G2, --Gn (n gate scanning lines) are gate-on pulses (yes, - level voltage) which carry out sequential impression at the gate line linked to the gate of the SWITCHINGU element Tr1 constituted from a thin film transistor, and selection of a write-in line is made by sequential impression of this gate-on pulse. The gate-on pulses G1 and G2 used as this scan selection signal and --Gn may be impression by the interlace scanning mode, and may be impression by the NON interlace scanning mode. Moreover, you may be interlace scanning according to 1 jump or two or more jumps in the time of the drive by the interlace scanning mode.

[0066] It is impressed by the gate of the SWITCHINGU element Tr3 which S11, S21, --Sn1 are the control pulses for controlling the luminescence time amount of EL, and was constituted from a thin film transistor during the predetermined luminescence period, and it is the time of impression of G1, G2, and the gate-on pulse (yes, - level voltage) of --Gn, or its front, or is after that, and it is impressed and EL at this time is set as a forward bias condition.

[0067] Luminescence of EL is interrupted, instead S12, S22, --Sn2 are the bias control lines RB1 and RB2. -- in order to impress a reverse bias from PBn to EL It is impressed as a gate-on pulse (yes, - level voltage) to the gate of the SWITCHINGU element Tr4 which is the time of impression of the gate off pulse (low level voltage) to the SWITCHINGU element Tr3, or its front, or was constituted from a thin film transistor by after that.

[0068] Bias control lines RB1 and RB2 -- PBn is good to install in the EL substrate 6 so that it may illustrate to drawing 12 . Under the present circumstances, the bias control lines RB1 and RB2 -- PBn prepares the transparent electrode 511 made parallel and 512--51n to each line of two or more SWITCHINGU elements Tr1 used as a active-matrix driver element, lets a gate array 121 pass every [each transparent electrode 511 and] 512--51n, and it sets it up so that it may switch to either a ground and the reverse bias voltage VR independently. By this, at the time of EL luminescence, a potential setup is carried out and it drives so that EL may be in a forward bias condition.

[0069] D1, D2, D3 and D4 of drawing 10 , and --Dm (m information lines) are the information signal pulses according to the information impressed to the source of the SWITCHINGU element Tr1 on a train according to information, and set up a forward bias condition to EL (BEL, GEL, REL).

[0070] According to the 6th [of this invention], 7th, and 8th feature matters, alternating voltage was impressed to each EL and the display of continuation long duration luminescence has been realized to it.

[0071] This invention can also be used being able to replace with the laser signal or LED signal used as a lightwave signal generator for electro photographic printers, or a liquid crystal shutter array signal (solid scanner signal), although applying to a luminescence display layer is suitable.

[0072]

[Effect of the Invention] According to this invention, it was highly minute and high-density, and the large area was able to be covered and long lasting EL pixel was able to be obtained with high productivity.

[0073] Moreover, according to this invention, EL luminescence of high brightness could be obtained, it was highly minute, and was high-density, and the EL element was able to be obtained for EL color display of prolonged continuation high brightness luminescence based on high productivity.

[0074] Furthermore, according to this invention, EL color display which realized stability over an impact and display stability in prolonged use was able to be obtained.

[Translation done.]

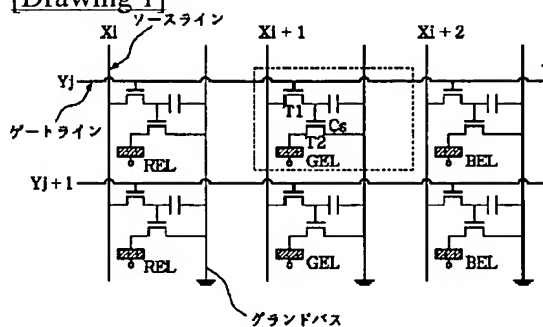
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

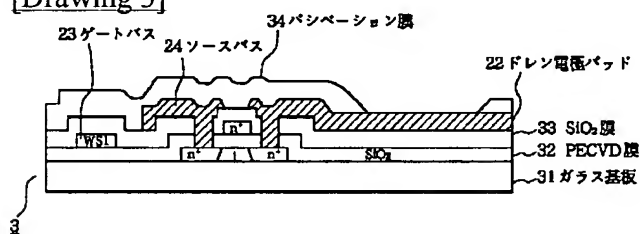
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

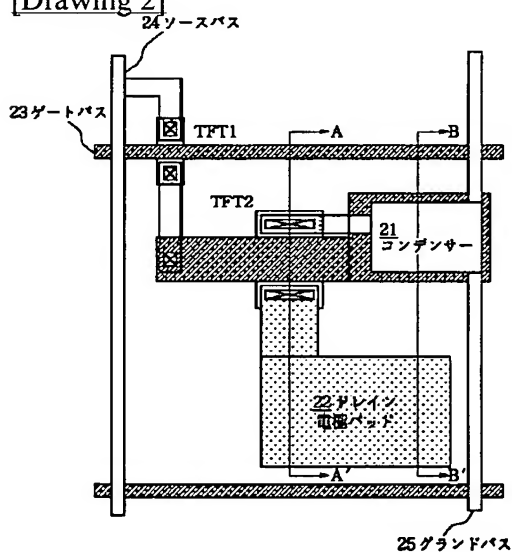
[Drawing 1]



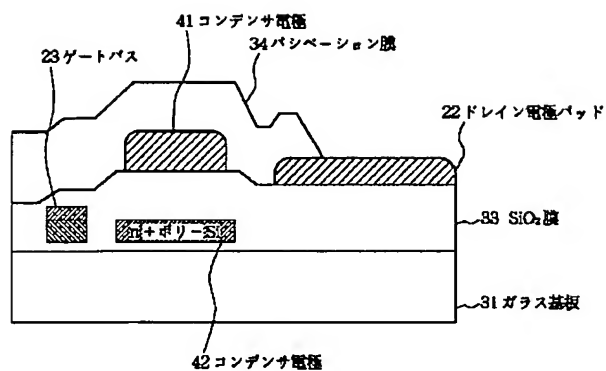
[Drawing 3]



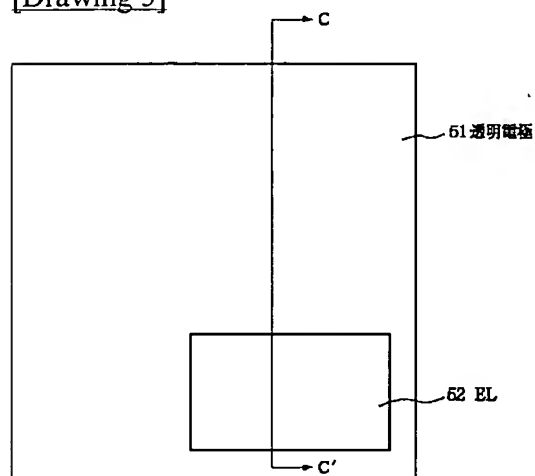
[Drawing 2]



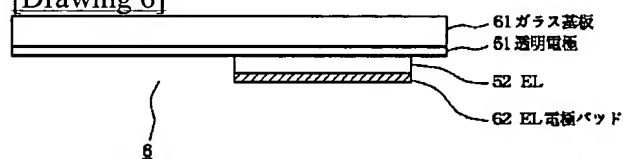
[Drawing 4]



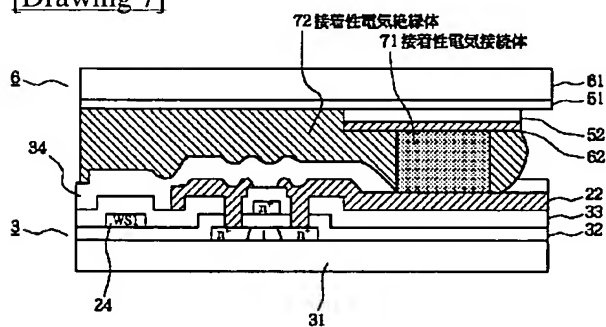
[Drawing 5]



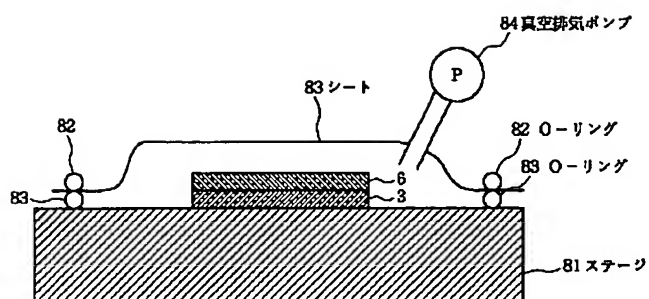
[Drawing 6]



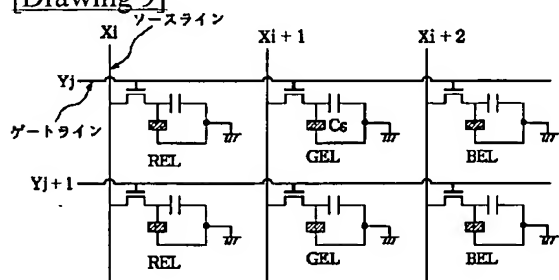
[Drawing 7]



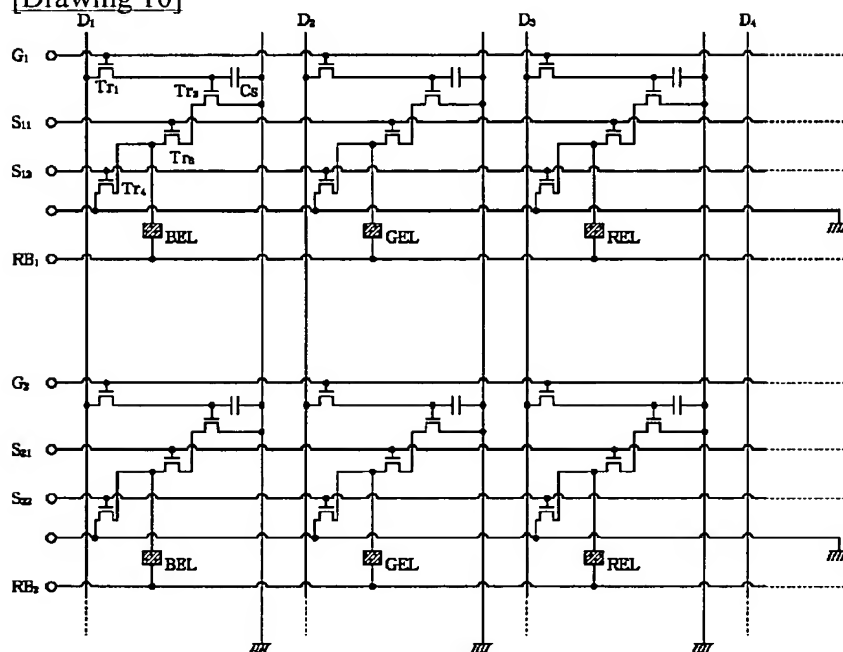
[Drawing 8]



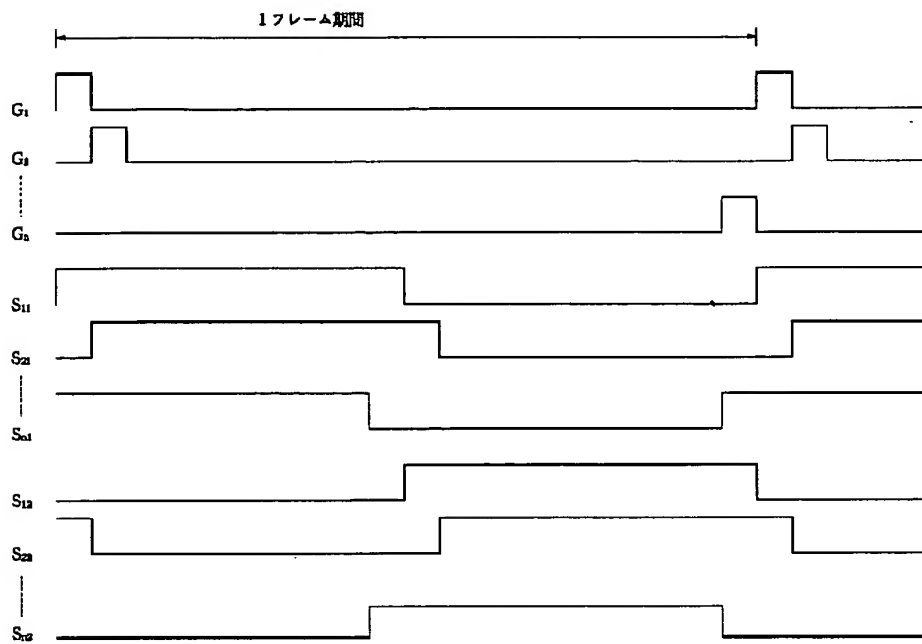
[Drawing 9]



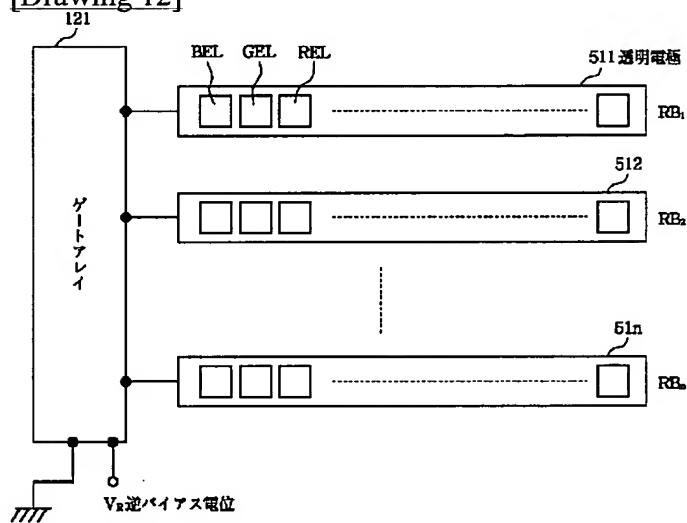
[Drawing 10]



[Drawing 11]



[Drawing 12]



[Translation done.]